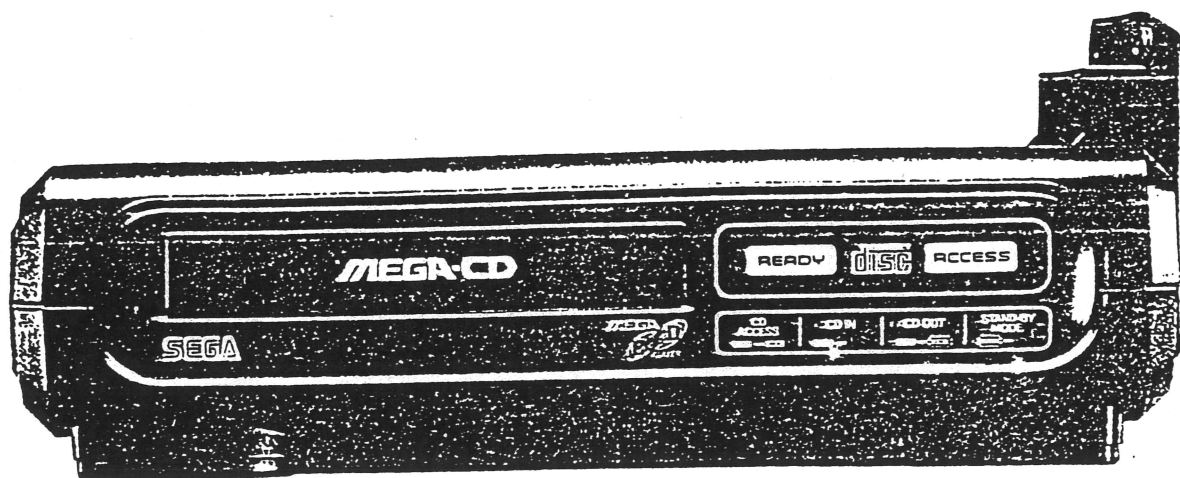




MAINTENANCE MANUAL

EXPORT



August, 1992
SEGA ENTERPRISES, LTD.
Rev. A

MEGA-CD
MAINTENANCE MANUAL
EUROPE

◆INDEX◆

1. BLOCK DIAGRAM 1-2
2. ASSEMBLY DRAWING 3
 - 2-1. GENERAL REFERENCE NUMBER LIST 4
 - 2-2. ASSEMBLY LIST 5
 - 1001 TOP CASE ASSEMBLY 6-7
 - 1002 SIDE COVER & SIDE KNOB ASSEMBLY 8-9
 - 1003 SIDE COVER ASSEMBLY 10-11
 - 1004 CD-ROM UNIT SHIELD ASSEMBLY 12-13
 - 1005 MAIN BOARD ASSEMBLY 14-15
 - 1006 CD DRIVE UNIT & SUB BOARD ASSEMBLY 16-17
 - 1007 BOTTOM SHIELD & FRONT COVER ASSEMBLY 18-19
 - 2-3. PROCEDURE OF DISASSEMBLY AND ASSEMBLY 20-21
3. SPARE PARTS LIST 22-23
4. ACCESSORIES LIST 24-25
5. PCB REPAIR PROCEDURE 26-27
6. SOFT & HARD CHECK MANUAL 28-

7. PARTS SPECIFICATION

61

7-1.	MAIN BOARD	IC1	IC HD68HC000CP-12
7-2.	MAIN BOARD	IC2	IC CUSTOM MCE2 MB634120 315-5548
7-3.	MAIN BOARD	IC3	IC CUSTOM RF5C164A 315-5476A
7-4.	MAIN BOARD	IC6	IC MB3790
7-5.	MAIN BOARD	IC7,8	IC TC511664BZ-80
7-6.	MAIN BOARD	IC10,11	IC TC51832FL-10
7-7.	MAIN BOARD	IC13	IC LC8951
7-8.	MAIN BOARD	IC14,15	IC MB8464A-80
7-9.	SUB BOARD	IC1	IC LC7883KM
7-10.	SUB BOARD	IC2	IC LC7881M-C
7-11.	SUB BOARD	IC3,4,5	IC μ PC844G2

62-64
65-78
79-80
81
82
83
84-85
86
87
88
89

8. PARTS LIST OF PCB

90

8-1.	IC BD MEGA-CD MAIN BD EXPORT
8-2.	IC BD MEGA-CD SUB BD EXPORT
8-3.	ASSY MEGA-CD CONNECT BD EXPORT

91-93
94-95
96

9. SCHEMATIC DIAGRAM

97

9-1.	PC BD MEGA-CD MAIN BD
9-2.	PC BD MEGA-CD SUB BD
9-3.	PC BD MEGA-CD CONNECT BD

98-101
102
103

10. MOUNT DIAGRAM

104

10-1a.	IC BD MEGA-CD MAIN BD COMP SIDE
10-1b.	IC BD MEGA-CD MAIN BD SOLD SIDE
10-2a.	IC BD MEGA-CD SUB BD COMP SIDE
10-2b.	IC BD MEGA-CD SUB BD SOLD SIDE
10-3a.	IC BD MEGA-CD CONNECT BD COMP SIDE
10-3b.	IC BD MEGA-CD CONNECT BD SOLD SIDE

105
106
107
108
109
109

11. PCB DESIGN SPEC.

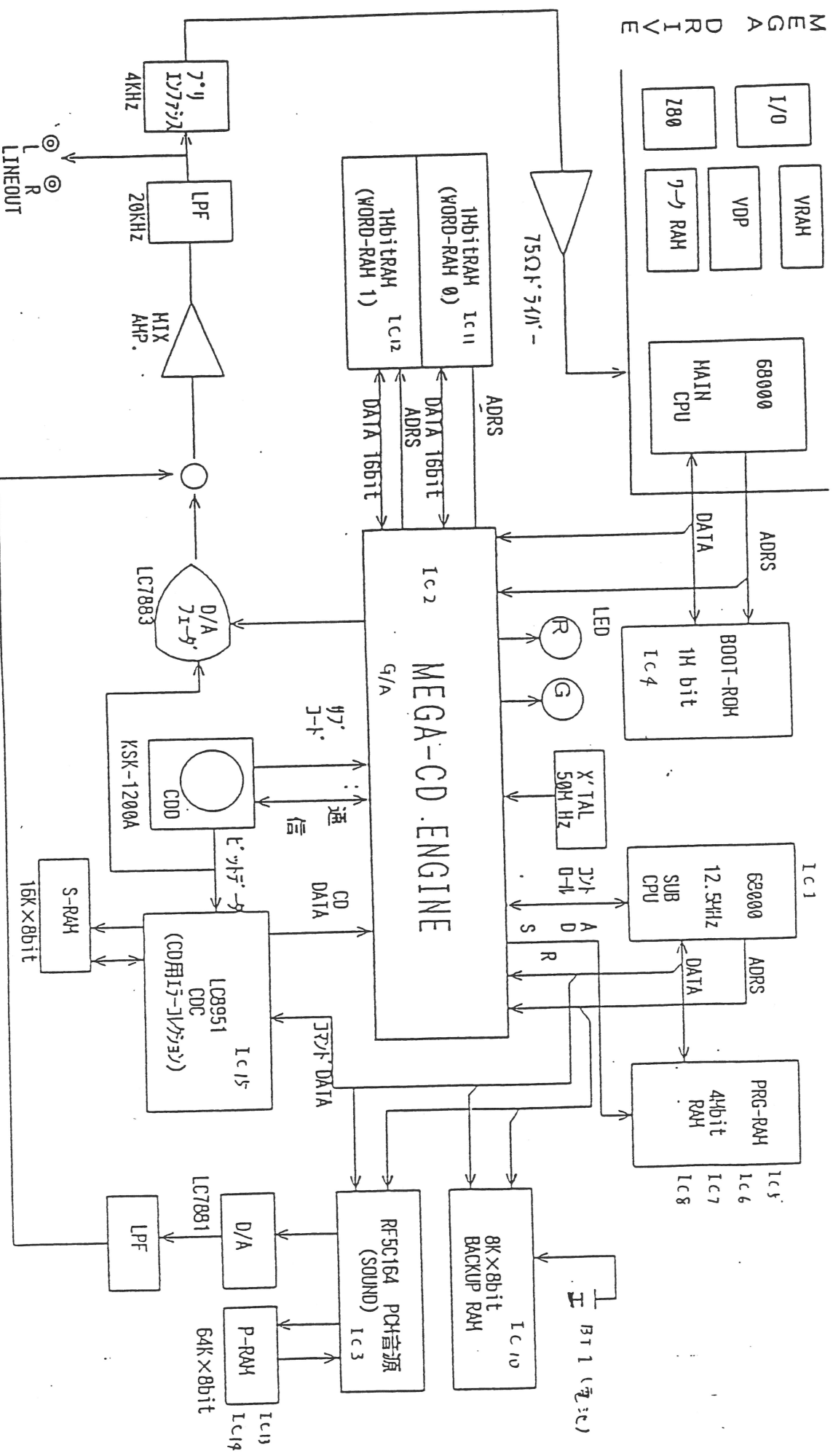
110

11-1a.	PC BD MEGA-CD MAIN BOARD COMP SIDE LAYER	111
11-1b.	PC BD MEGA-CD MAIN BOARD SOLD SIDE LAYER	112
11-2a.	PC BD MEGA-CD SUB BOARD COMP SIDE LAYER	113
11-2b.	PC BD MEGA-CD SUB BOARD SOLD SIDE LAYER	113
11-2a.	PC BD MEGA-CD CONNECT BOARD COMP SIDE LAYER	114
11-2b.	PC BD MEGA-CD CONNECT BOARD SOLD SIDE LAYER	115

MEGA-CD

EXPORT

B L O C K D I A G R A M



MEGA-CD

EXPORT

ASSEMBLY DRAWING

SEGA-CD

GENERAL REFERENCE NUMBER LIST

REF NO.	PART NO.	DESCRIPTION	QTY
001	253-6437	TOP CASE MEGA-CD	1
002	610-5268	ASSY BOTTOM CASE MEGA-CD	1
	253-6438	BOTTOM CASE MEGA-CD	1
	601-6727	RUBBER FOOT MEGA-CD	4
003	xxx-xxxx	ASSY SIDE KNOB MEGA-CD	1
	253-6442	SIDE KNOB MEGA-CD	1
	253-6443	SIDE KNOB HOLDER MEGA-CD	1
	029-0060	TAP SCR PH 2.6*6	1
004	253-6441-02	SIDE COVER MEGA-CD EXPORT	1
005	253-6439-01	FRONT COVER SEGA-CD USA	1
101	837-8952	IC BD MEGA-CD MAIN BD EXPORT	1
102	837-8953	IC BD MEGA-CD SUB BD EXPORT	1
103	839-0534	ASSY MEGA-CD CONNECT BD EXPORT	1
201	012-0310	TAP SCR PH 3*10	14
202	029-0089	TAP SCR PH 3*8 BLK	6
203	012-0410	TAP SCR PH 4*10	2
204	012-0312	TAP SCR PH 3*12	4
301	250-5289	SIDE COVER SHIELD	1
302	250-5280	CD-ROM UNIT SHIELD	1
303	250-5287	MAIN BD SHIELD TOP	1
304	250-5288	MAIN BD SHIELD BOTTOM	1
305	250-5286	BOTTOM SHIELD MEGA-CD	1
401	xxx-xxxx	ASSY CD DRIVE UNIT (JVC ELM-135)	1
	610-5270-10	CD DRIVE UNIT (JVC ELM-135)	1
	253-6440-01	FRONT DOOR SEGA-CD USA	1
501	610-5364	ASSY SIDE COVER MEGA-CD EXPORT	1

ASSEMBLY LIST FOR SEGA-CD

INDEX

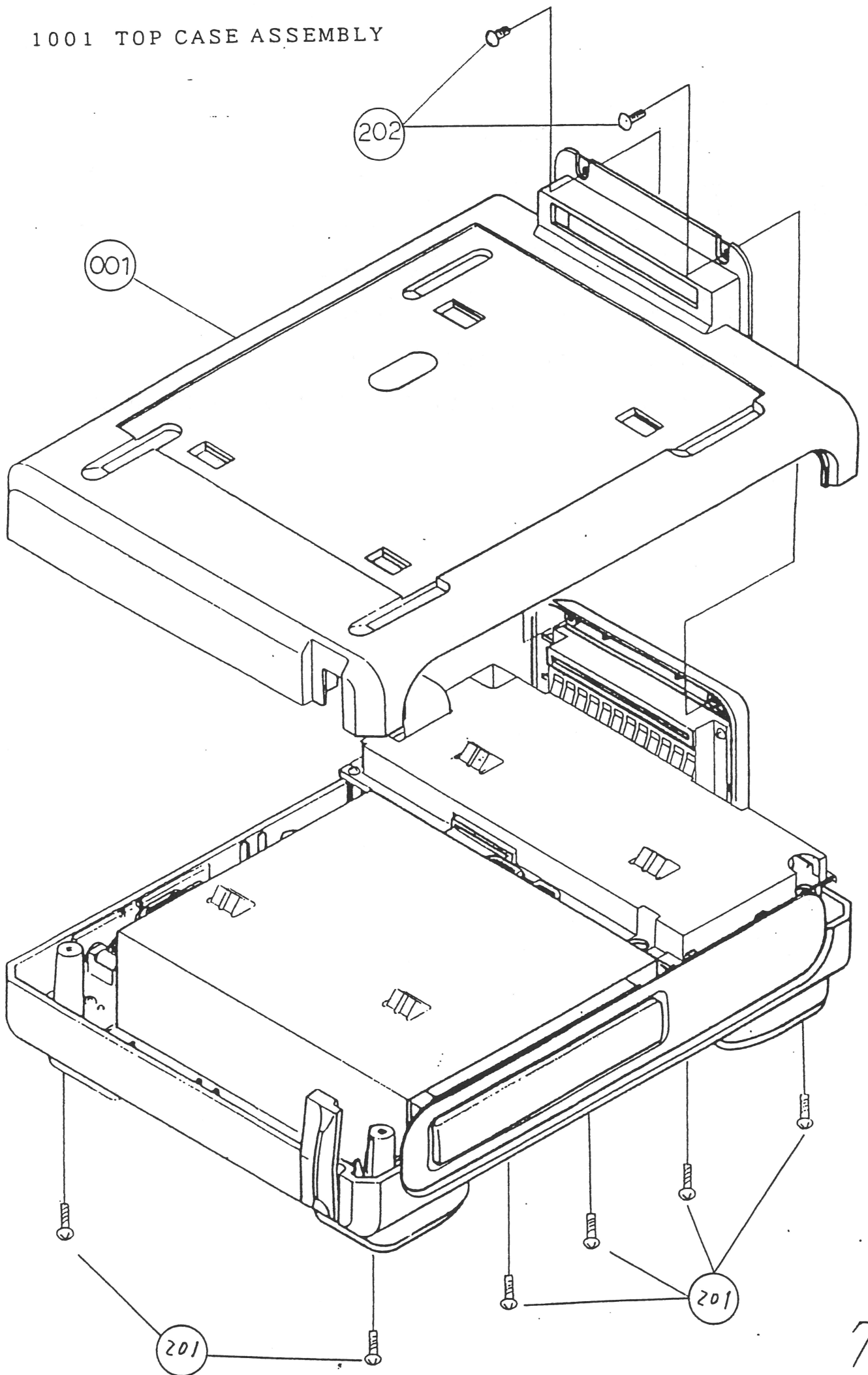
- 1001 TOP CASE ASSEMBLY
- 1002 SIDE COVER & SIDE KNOB ASSEMBLY
- 1003 SIDE COVER ASSEMBLY
- 1004 CD-ROM UNIT SHIELD ASSEMBLY
- 1005 MAIN BOARD ASSEMBLY
- 1006 CD DRIVE UNIT & SUB BOARD ASSEMBLY
- 1007 BOTTOM SHIELD & FRONT COVER ASSEMBLY

PARTS LIST FOR SEGA-CD

1001 TOP CASE ASSEMBLY

REF NO.	PART NO.	DESCRIPTION	QTY
001	253-6437	TOP CASE MEGA-CD	1
201	012-0310	TAP SCR PH 3*10	6
202	029-0089	TAP SCR PH 3*8 BLK	2

1001 TOP CASE ASSEMBLY

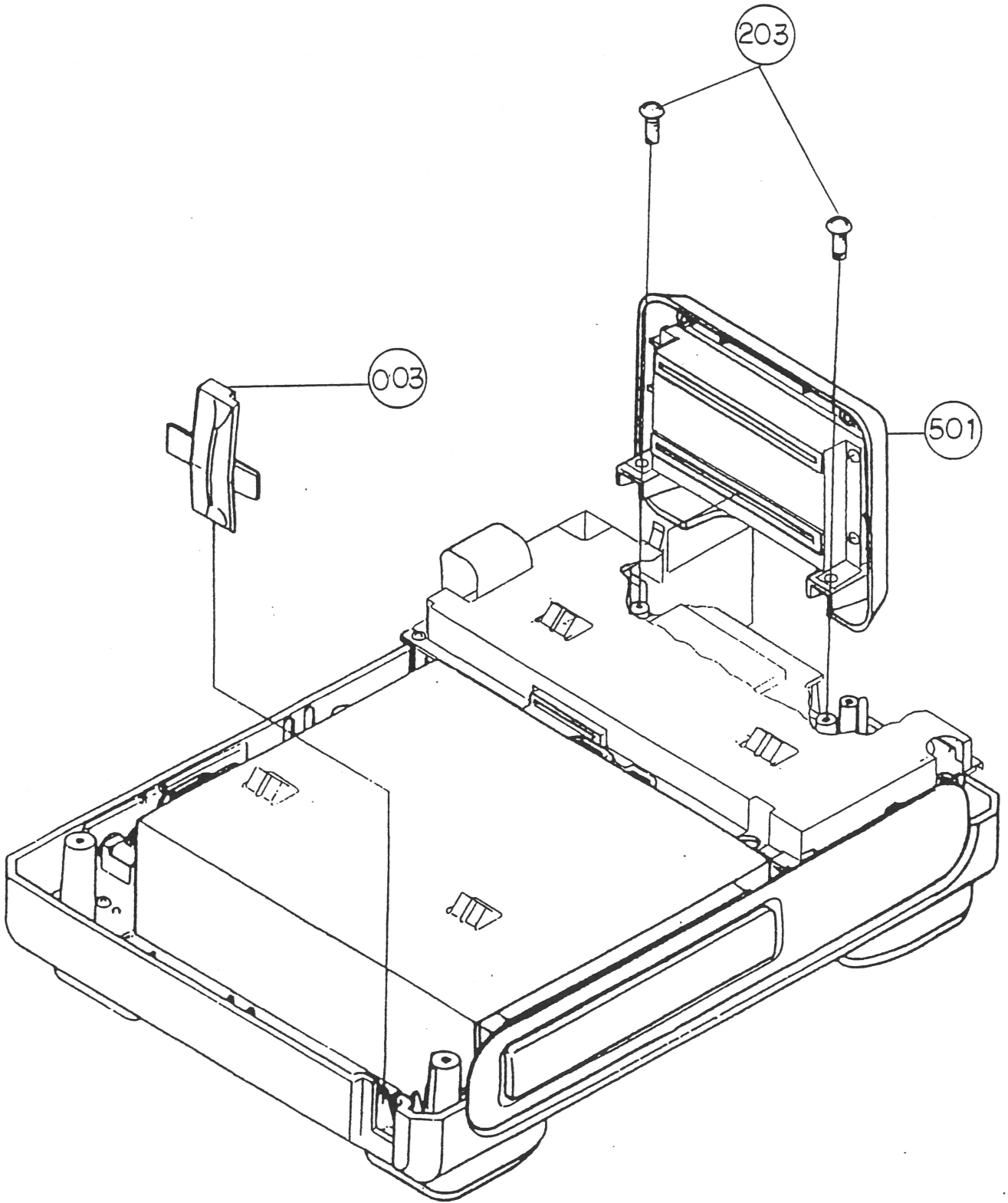


PARTS LIST FOR SEGA-CD

1002 SIDE COVER & SIDE KNOB ASSEMBLY

REF NO.	PART NO.	DESCRIPTION	QTY
003	xxx-xxxx	ASSY SIDE KNOB MEGA-CD	1
	253-6442	SIDE KNOB MEGA-CD	1
	253-6443	SIDE KNOB HOLDER MEGA-CD	1
	029-0060	TAP SCR PH 2.6*6	1
203	012-0410	TAP SCR PH 4*10	2
501	610-5364	ASSY SIDE COVER MEGA-CD EXPORT	1

1002 SIDE COVER & SIDE KNOB ASSEMBLY

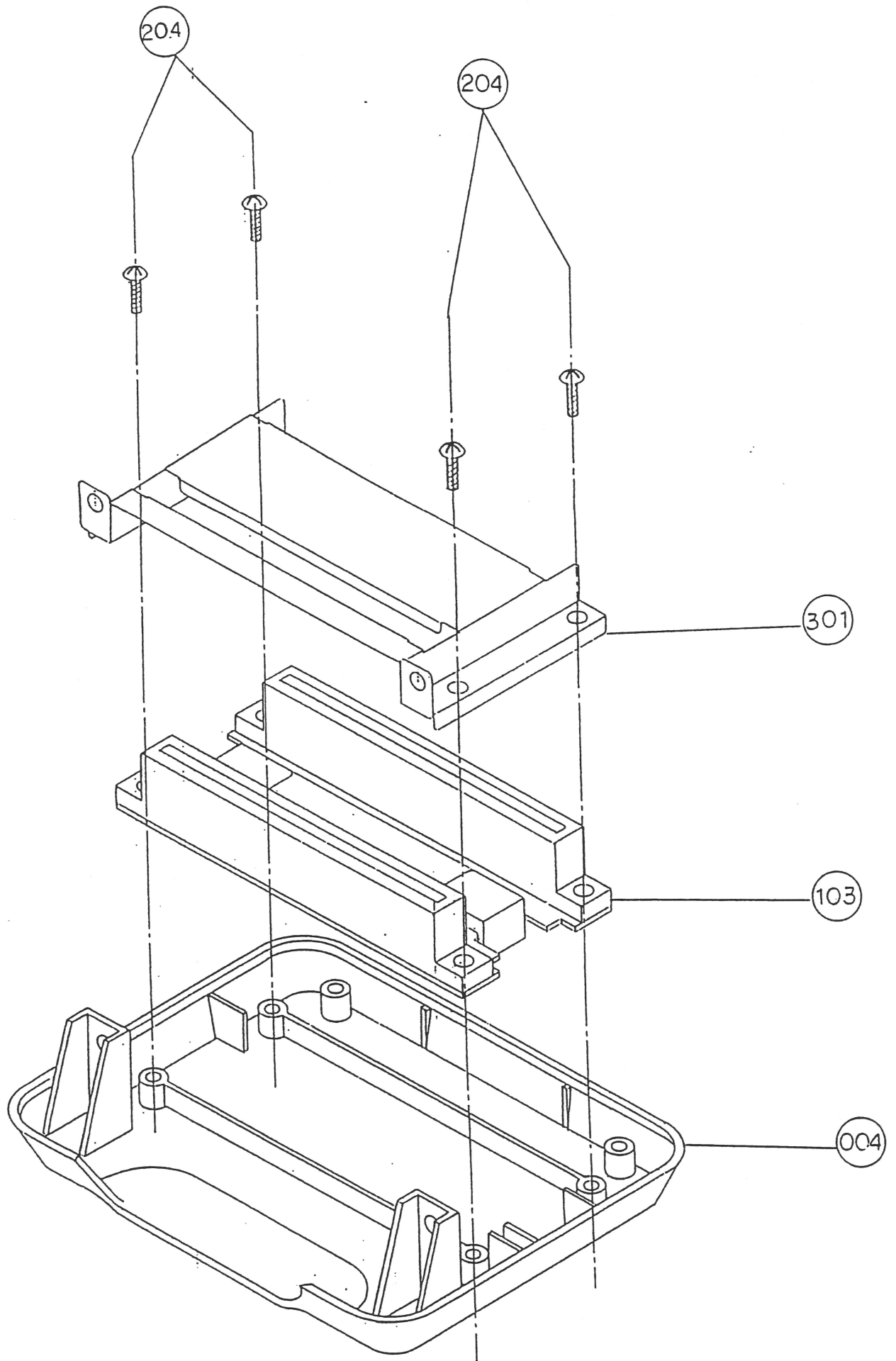


PARTS LIST FOR SEGA-CD

1003 SIDE COVER ASSEMBLY

REF NO.	PART NO.	DESCRIPTION	QTY
004	253-6441-02	SIDE COVER MEGA-CD EXPORT	1
103	839-0534	ASSY MEGA-CD CONNECT BD EXPORT	1
204	012-0312	TAP SCR PH 3*12	4
301	250-5289	SIDE COVER SHIELD	1

1003 SIDE COVER ASSEMBLY

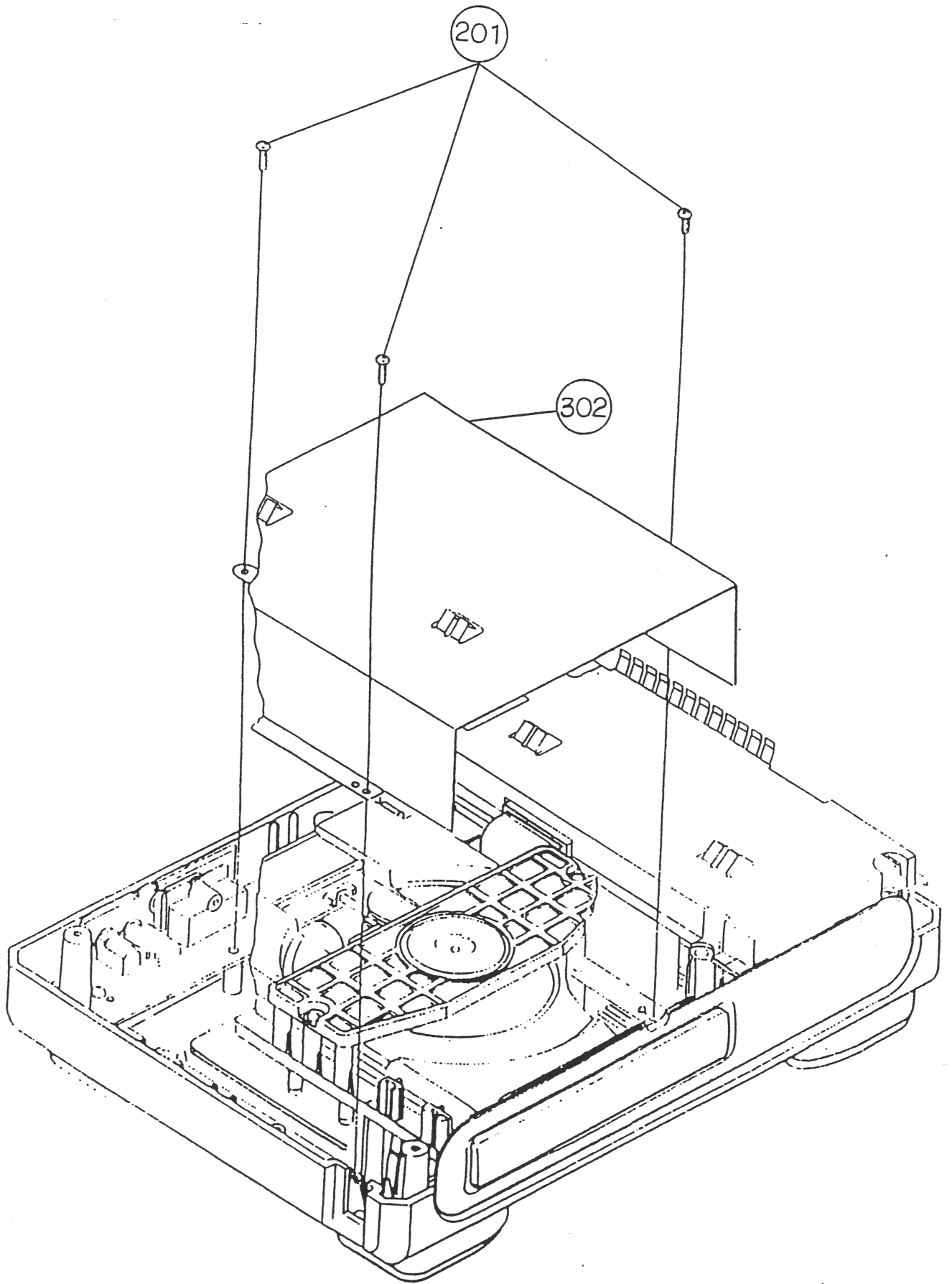


PARTS LIST FOR SEGA-CD

1004 CD-ROM UNIT SHIELD ASSEMBLY

REF NO.	PART NO.	DESCRIPTION	QTY
201	012-0310	TAP SCR PH 3*10	3
302	250-5280	CD-ROM UNIT SHIELD	1

1004 CD-ROM UNIT SHIELD ASSEMBLY

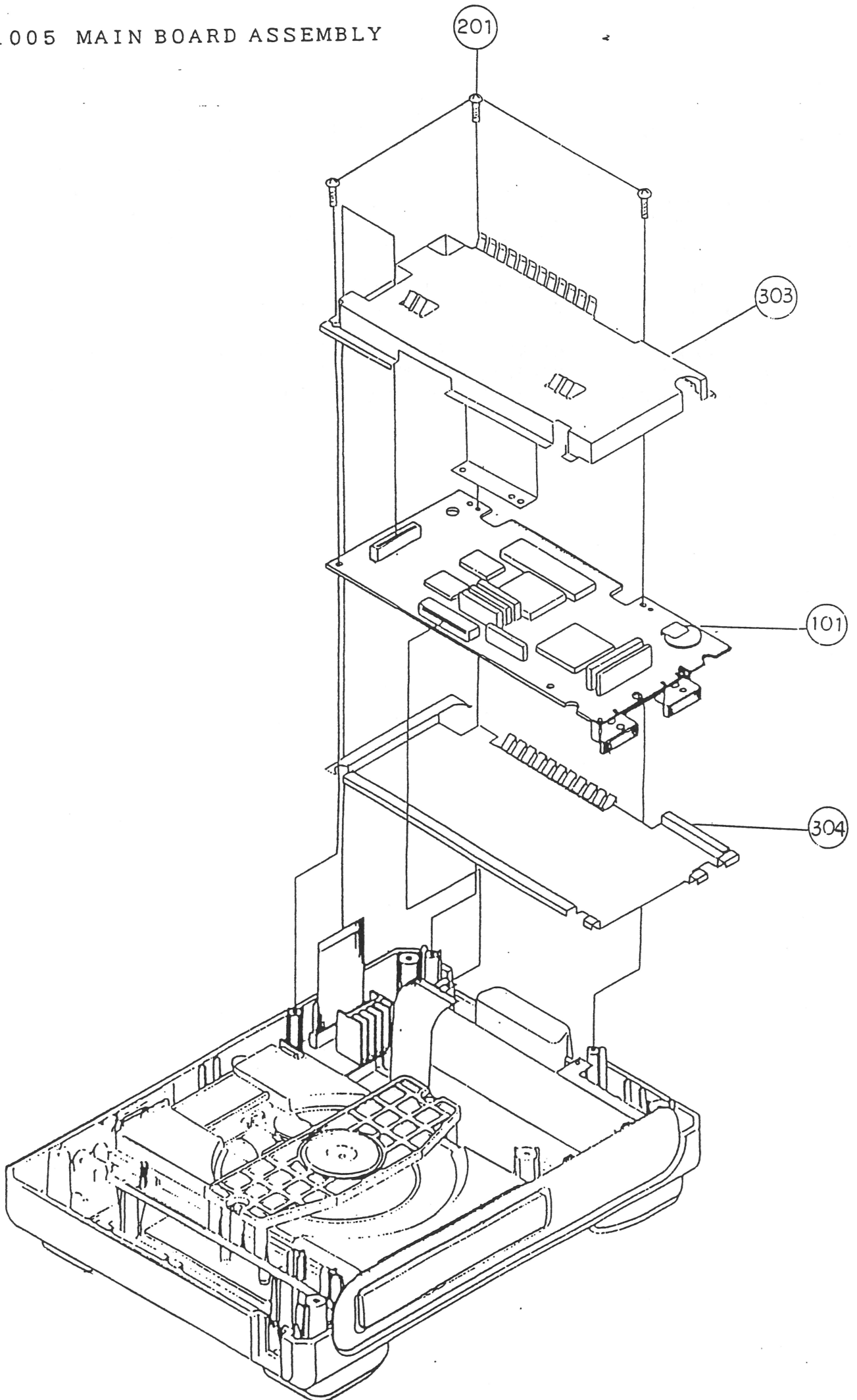


PARTS LIST FOR SEGA-CD

1005 MAIN BOARD ASSEMBLY

REF NO.	PART NO.	DESCRIPTION	QTY
101	837-8952	IC BD MEGA-CD MAIN BD EXPORT	1
201	012-0310	TAP SCR PH 3*10	3
303	250-5287	MAIN BD SHIELD TOP	1
304	250-5288	MAIN BD SHIELD BOTTOM	1

1005 MAIN BOARD ASSEMBLY

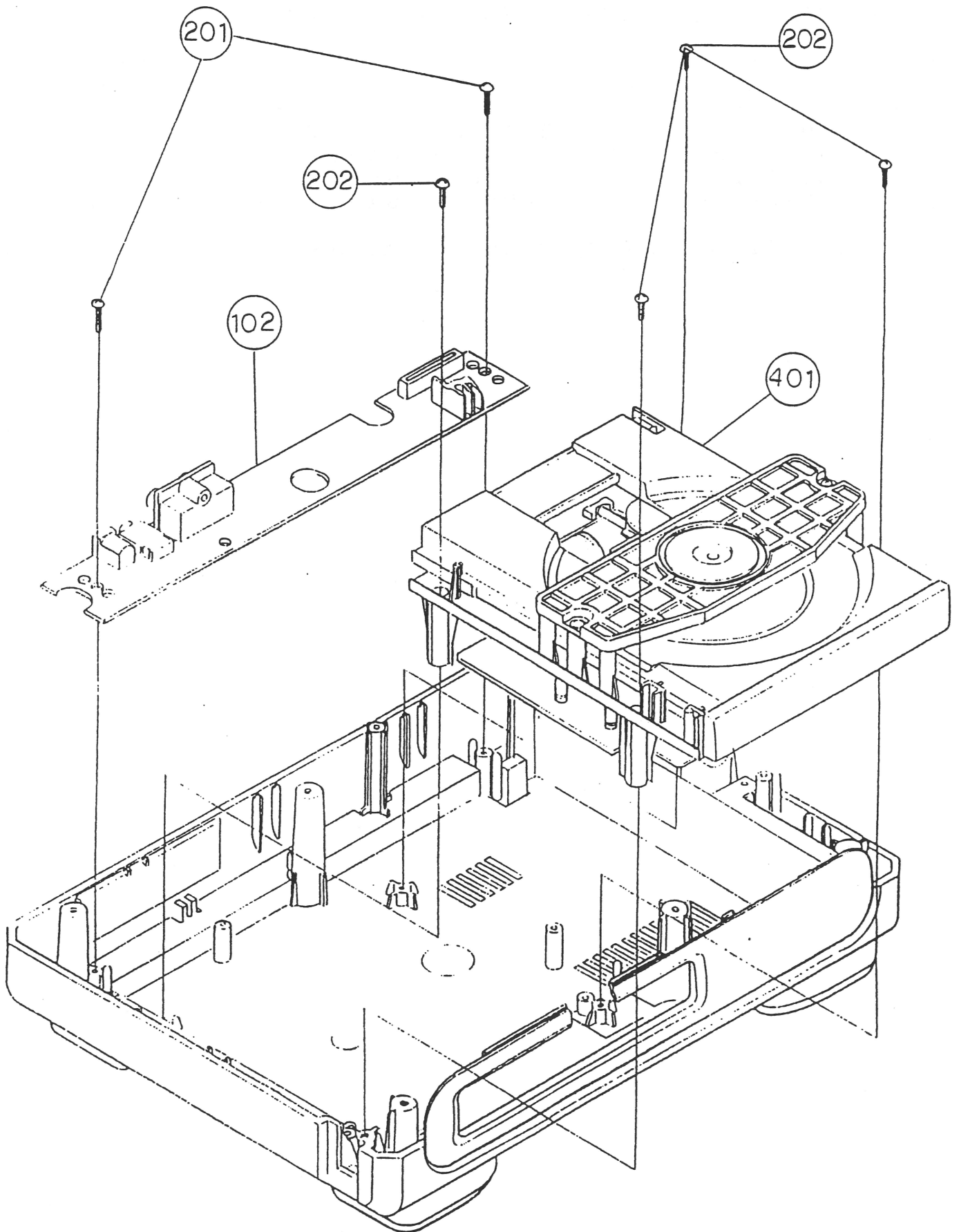


PARTS LIST FOR SEGA-CD

1006 CD DRIVE UNIT & SUB BOARD ASSEMBLY

REF NO.	PART NO.	DESCRIPTION	QTY
102	837-8953	IC BD MEGA-CD SUB BD EXPORT	1
201	012-0310	TAP SCR PH 3*10	2
202	029-0089	TAP SCR PH 3*8 BLK	4
401	xxx-xxxx	ASSY CD DRIVE UNIT (JVC ELM-135)	1
	610-5270-10	CD DRIVE UNIT (JVC ELM-135)	1
	253-6440-01	FRONT DOOR SEGA-CD USA	1

1006 CD DRIVE UNIT & SUB BOARD ASSEMBLY

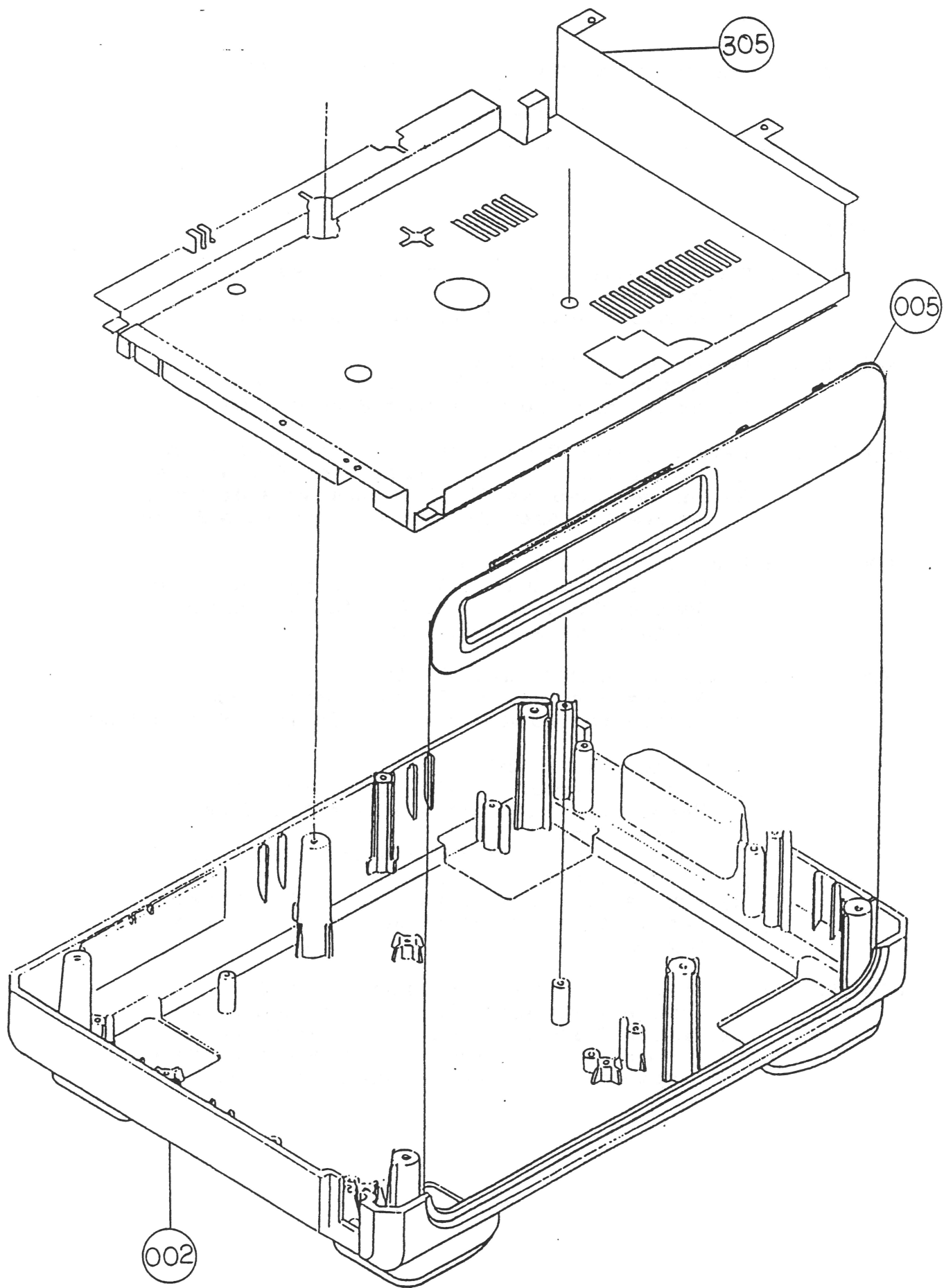


PARTS LIST FOR SEGA-CD

1007 BOTTOM SHIELD & FRONT COVER ASSEMBLY

REF NO.	PART NO.	DESCRIPTION	QTY
002	610-5268	ASSY BOTTOM CASE MEGA-CD	1
	253-6438	BOTTOM CASE MEGA-CD	1
	601-6727	RUBBER FOOT MEGA-CD	4
005	253-6439-01	FRONT COVER SEGA-CD USA	1
305	250-5286	BOTTOM SHIELD MEGA-CD	1

1007 BOTTOM SHIELD & FRONT COVER ASSEMBLY



PROCEDURE OF DISASSEMBLY AND ASSEMBLY OF MEGA-CD
FOR
EUROPE

1. DISASSEMBLY

- PROCESS 1 : Removing the screws from Bottom Case.
1) Upset the unit.
2) Remove 6 screws (201) for Bottom Case.
- PROCESS 2 : Removing the Top Case.
1) Remove 2 screws (202) for Top Case.
2) Remove the Top Case from Bottom Case.
- PROCESS 3 : Removing Assy Side Cover and Assy Side Knob
1) Remove the Assy Side Knob from Bottom Case.
2) Remove 2 screws (203) from Assy Side Cover.
3) Remove the Assy Side Cover from Main Board.
- PROCESS 4 : Removing Connect Board
1) Remove 4 screws (204) from Assy Side Cover.
2) Remove the Side Cover Shield and Connect Board from Assy Side Cover.
- PROCESS 5 : Removing CD-ROM Unit Shield
1) Remove 3 screws (201) for Bottom Case.
2) Remove the CD-ROM Unit Shield from Bottom Case.
- PROCESS 6 : Removing Main Board
1) Remove 3 screws (201) for Bottom Case.
2) Remove the Main Board Shield Top from Bottom Case.
3) Remove FFC 21P from Main Board and then Cable of FFC 25P from Connector.
4) Remove the Main Board from Bottom Case.
5) Remove the Main Board Shield Bottom from Bottom Case.
- PROCESS 7 : Removing CD Drive Unit and Sub Board
1) Remove 4 screws (202) from Bottom Case.
2) Remove 2 screws (201) from Bottom Case.
3) Remove the CD Drive Unit from Bottom Case.
4) Remove the Sub Board from Bottom Case.

2. ASSEMBLY

PROCESS 1 : Setting of CD Drive Unit and Sub Board

- 1) Set Sub Board on the Bottom Case.
At this setting, it is important to coincide each holes to the Bosses of Bottom Case.
Firmly Set Cable of FFC 21P to Connector of Sub board.
- 2) Set CD Drive Unit on the Bottom Case.
- 3) Fix 2 screws (201).
- 4) Fix 4 screws (202).

PROCESS 2 : Setting of Main Board

- 1) Set Main Board Shield Bottom on the Bottom Case.
- 2) Firmly Set two Cables of FFC 21P and FFC 25P to each Connector of Main Board.
at this setting, it is important to coincide each holes to the Bosses of Bottom Case.
- 3) Set Main Board Shield Top on the Main Board.
- 4) Fix 3 screws (201).

PROCESS 3 : Setting of CD-ROM Unit Shield

- 1) Set CD-ROM Unit Shield on the CD Drive Unit.
at this setting, it is important to coincide each holes to the Bosses of Bottom Case.

PROCESS 4 : Setting of Connect Board

- 1) Set Connect Board and Side Cover Shield on the Side Cover.
- 2) Fix 4 screws (204).

PROCESS 5 : Setting of Assy Side Knob and Assy Side Cover

- 1) Set Assy Side Knob on the Bottom Case.
- 2) Set Connector of Assy Side Cover to Main Board.
- 3) Fix 2 screws (203).

PROCESS 6 : Setting of Top Case

- 1) Firmly set the Top Case to Bottom Case.
- 2) Fix 2 screws (202).

PROCESS 7 : Screw fixing of Bottom Case

- 1) Upset the unit.
- 2) Fix 6 screws (201) to the Bottom Case.

MEGA-CD

EUROPE

SPARE PARTS LISTS

MEGA-CD SPARE PARTS LIST FOR EUROPE

No.	PARTS No.	DESCRIPTION
1	253-6437	Top Case MEGA-CD
2	610-5268	Assy Bottom Case MEGA-CD
3	610-5270	CD DRIVE UNIT (SONY KSK-1200A)
4	837-8952	IC BD MEGA-CD MAIN BD EXPORT
5	837-8953	IC BD MEGA-CD SUB BD EXPORT
6	839-0534	ASSY MEGA-CD CONNECT BD EXPORT

MEGA-CD

EUROPE

ACCESSORIES LIST

MEGA-CD ACCESSORIES LIST FOR EUROPE

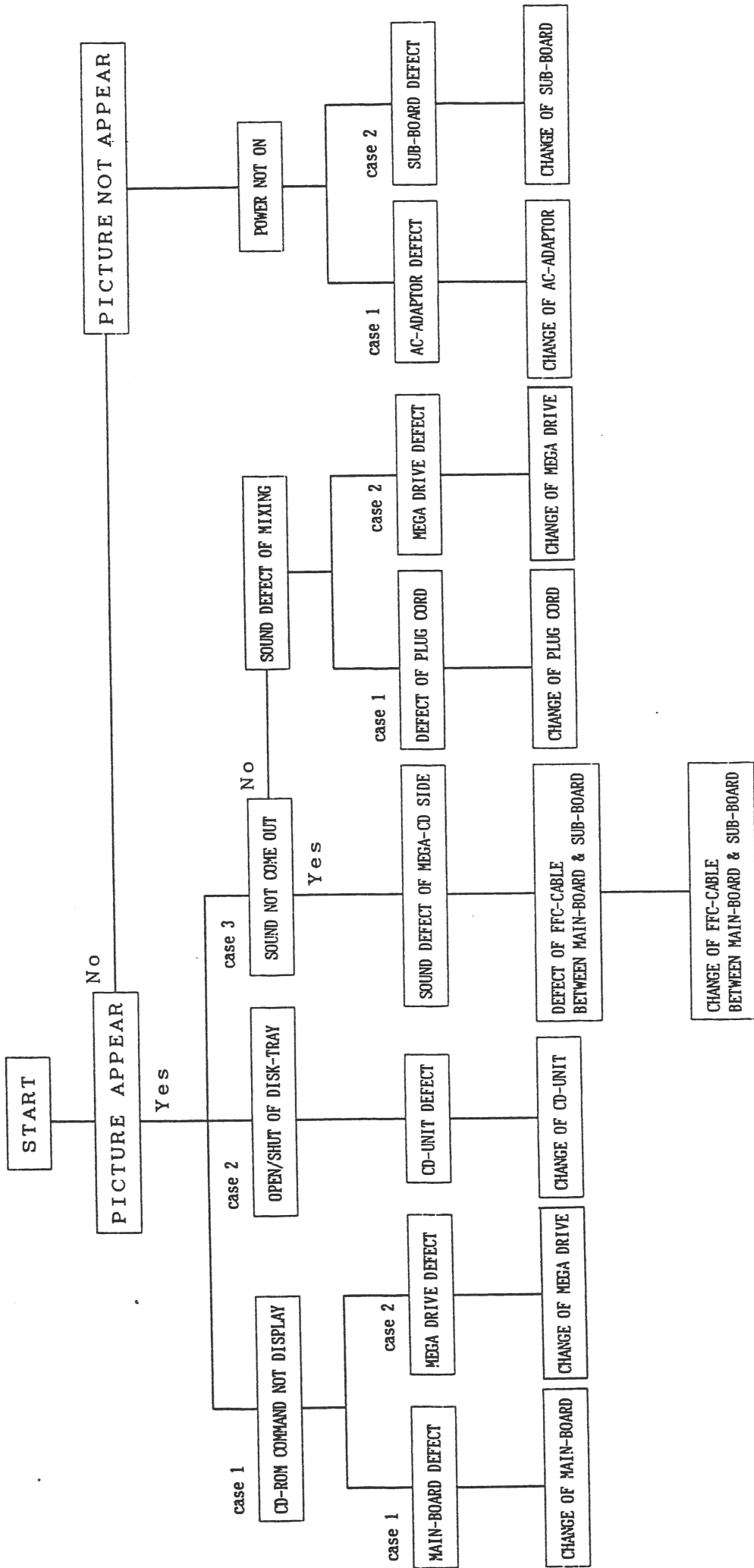
No	PARTS No.	DESCRIPTION
1	400-5122A	AC ADAPTOR AC220V/DC10V 1.2A
	400-5122B	AC ADAPTOR AC220V/DC10V 1.2A
	400-5127	AC ADAPTOR AC240V/DC10V 1.2A
	400-5127A	AC ADAPTOR AC240V/DC10V 1.2A

MEGA-CD

EXPORT

PCB REPAIR PROCEDURE

PCB REPAIR FLOW CHART



MEGA-CD

USA

SOFT & HARD CHECK MANUAL

MEGA - CD SOFT CHECK

MEGA-CD SOFT. CHECK FLOW

CHECK CARTRIDGE - - - - - → START

↓
MEGA-CD INTERFACE PART

1. BOOT ROM READ CHECK
2. PROGRAM RAM R/W CHECK
3. BIOS TRANSFER SYSTEM TRANSFER
4. SUB CPU RESET CHECK

CHECK CD - - - - - →

↓
COMMUNICATION CHECK

1. COMMUNICATION FLAG R/W CHECK
2. COMMUNICASION PORT
3. STOPWATCH CHECK

↓
WORD RAM PART

1. 2M MODE R/W CHECK
2. 2M MODE SELECT CHECK
3. GRAPHIC MODE CHECK
4. GRAPHIC OVERWRITE MODE CHECK
5. GRAPHIC UNDERWRITE MODE CHECK
6. 1M MODE R/W CHECK
7. 1M MODE SWAP CHECK
8. 1M MODE OVERWRITE MODE CHECK
9. 1M MODE UNDERWRITE MODE CHECK
10. VRAM IMAGE CHECK
11. WORD RAM TO VRAM DMA CHECK

↓
PERIPHERAL IC

1. PCM WAVE MEMORY R/W CHECK
2. BACKUP RAM CHECK

↓
CD INTERFACE PART

1. CD-DRIVE CONNECTION CHECK (COMMUNICATION)
2. TOC READ CHECK

↓
CD-DATA READ CHECK

1. SUB CPU READ CHECK
2. MAIN CPU READ CHECK
3. PROGRAM RAM DMA CHECK
4. PCM RAM DMA CHECK
5. WORD RAM 1M MODE DMA CHECK
6. WORD RAM 2M MODE DMA CHECK

↓
SOUND CHECK

1. CD-DA CHECK

↓
END

MEGA-CD SOFT CHECK MANUAL

◆ HOW TO USE "CHECK CARTRIDGE AND "CHECK CD"

* CARE HAS TO BE TAKEN THAT IF THIS CHECK IS PERFORMED, THE DATA OF THE BACKUP RAM ARE ERASED OR REWRITTEN.

1. Make sure that the power is turned off beforehand and then install a Mega Drive on the MEGA-CD to be checked.
2. Connect the Joypad to the Control No.1 of the Mega Drive
3. Install the check cartridge on the cartridge connector of the Mega Drive.
4. Turn the switch of the Mega Drive on.
5. Checking starts when the START button of the Joypad is pressed.
6. The tray opens during the checking. Install the check CD.
7. If the checking is completed, the tray opens again. Remove the check CD.

◆ CAUSE OF ERROR IN EACH CHECK ITEM

* MEGA-CD INTERFACE PART

1. Boot ROM Read check

Read the boot ROM (IC4) in the MEGA-CD from the Mega Drive and check if it is in the normal conditions.

Cause of Error: Connector board (Connector pin contamination, IC defect, pattern disconnection etc.), Boot ROM defect (IC4), etc.

- If the boot ROM is EPR-14088A (Version A), it always results in error. The software itself of this boot ROM has many bugs; therefore replace it with the latest ROM.

2. Program RAM R/W check

Perform R/W onto the program RAM (IC5 to IC8) and check if the access to the RAM is normal.

Cause of Error: Defect of IC5 to IC8, pattern disconnection, surroundings of GA (IC2) etc.

3. BIOS transfer
4. System transfer

Transfer the data of the BIOS (collection of programs for each of the functions to have sub-CPU access to the CD drive) and the data of the system (program that has used the BIOS) from the check cartridge to the program RAM. Distinction is being made only based on what kind of data is being transferred to the program RAM; therefore, the "2 program RAM R/W check" and the error of the above 3 and 4 occur due to the same factor in terms of hardware.

Cause of Error: Same as 2

4. Sub-CPU reset check

The MEGA-CD system is equipped with the CPU (68000 & Z80) of the Mega Drive side and the CPU (68000 (IC1)) of the MEGA-CD side. For the sake of convenience, the former is called the main CPU (or main side) and the later is called sub-CPU (or sub side). Here, try resetting from the Mega Drive side to the sub-CPU and check if a normal response is returned.

Cause of Error: IC1 defect, the surroundings of G/A (gate array IC2) etc.

* COMMUNICATION CHECK

Check if the communication between the Mega Drive side and the sub-CPU (IC1) goes well or not. The circuit of this purpose is located in the G/A (IC2); therefore, the cause of error may include G/A (IC2) and sub-CPU (IC1) etc.

Cause of Error: the surroundings of G/A(IC2), sub-CPU (IC1) etc.

1. Communication flag R/W check

Perform R/W on the flag (inside G/A) required for communication and check if they function properly.

2. Communication port

Access the communication port (in G/A) and check its function.

3. Stopwatch check

Check the function of the watch located in G/A.

* WORD RAM PART (IC11, IC12)

Check the functions related to the word RAM (IC11, IC12). The word RAM executes programs and performs data processing for graphic rotation etc. Causes of Error here can include the G/A (IC2) and word RAM parts.

Cause of Error: the surroundings of G/A (IC2) and word RANG (IC11, IC12), pattern disconnection between the two.

- if there are some passing items in the followings, the possibility of pattern disconnection is considered to be low.

1. 2M mode R/W check
2. 2M mode select check
3. Graphic mode check
4. Graphic overwrite mode check
5. Graphic underwrite mode check
6. 1M mode R/W check
7. 1M mode swap check
8. 1M mode overwrite mode check
9. 1M mode underwrite mode check
10. VRAM image check
11. Word RAM to VRAM DMA check

* PERIPHERAL IC

Check peripheral ICs. One is to check the access to the PCM RAM (IC13, 14), and another is to check the function of the backup RAM (IC10).

1. PCM wave memory R/W check

Cause of Error: the surroundings of PCM IC (IC3) and PCM RAM (IC13, 14)

2. Backup RAM check

Cause of Error: the surroundings of Backup RAM (IC10), battery (BT1), backup power control IC (IC9)

* CD INTERFACE PART

Check whether the interchange with the CD drive can be carried out properly, or whether the CD drive itself operates properly.

Cause of Error: the surroundings of G/A (IC2), CN1, the connecting cable between CN1 and CD drive etc.

1. CD-DRIVE connection check (Communication)
2. TOC Read check
3. Sub-code read check

* CD-DATA READ CHECK

Check CD data itself read by the CD drive and data processing.

Cause of Error: the surroundings of G/A (IC2), CN1, the connecting cable between CN1 and the CD drive, the CD drive, CD (IC15) etc.

1. SUB CPU Read check
2. Main CPU Read check
3. Program RAM DMA check
4. PCM RAM DMA check
5. Word RAM 1M mode DMA check
6. Word RAM 2M mode DMA check

* SOUND CHECK

Actually replay the CD sound and listen to it with your ears for checking.

Cause of Error: CN3, the connecting cable between CN3 and the sub-board, the sub-board etc.

1. CD-DA check (Replay of the 14th music of the check CD)

◆ ERROR MESSAGE LIST

* MEGA-CD INTERFACE PART

1. BOOT ROM READ ERROR
The read of the boot ROM (IC4) is not done normally.
2. SUB-CPU RESET ERROR
The SUB-CPU (IC1) is not reset.
3. PROGRAM RAM R/W ERROR
The R/W of the program RAM (IC5 to 8) is not done normally.
4. BIOS TRANSFER ERROR
The R/W of the program RAM (IC5 TO 8) is not done normally or the read of the boot ROM (IC4) is not done normally.
5. SYSTEM TRANSFER ERROR
The R/W of the program RAM (IC5 to 8) is not done normally or the read of the ROM(of Mega Drive side) of the check cartridge is not done normally.
6. SUB-CPU RELEASE RESET ERROR
The SUB-CPU (IC1) reset cannot be canceled.
7. SUB-CPU NOT READY
The SUB-CPU (IC1) does not function normally.

* CD-INTERFACE PART

The followings are the functions of the circuit in G/A (IC2).

8. COMMUNICATION FLAGS R/W ERROR
The R/W of the communication port is not done normally
9. COMMUNICATION PORT R/W ERROR
The R/W of the communication port is not done normally.
10. STOPWATCH MAX. TIME ERROR
The stopwatch time has exceeded the upper limit value.
11. STOPWATCH MIN. TIME ERROR
The stopwatch time is less than the lower limit value.

* WORD RAM PART (IC11, IC12)

12. WORD RAM MODE ERROR
The mode of the word RAM is not switched.

13. WORD RAM 2M MODE MAIL R/W ERROR
The R/W is not performed normally from the main side in the word RAM 2M (mega) mode.
14. WORD RAM 2M MODE M - > S ERROR
Switching is not performed normally from the main side to the sub side in the word RAM 2M (mega) mode.
15. WORD RAM 2M MODE SUB R/W ERROR
The R/W is not performed normally from the sub side in the word RAM 2M (mega) mode.
16. WORD RAM 2M MODE M - > S ERROR
Switching is not performed normally from the sub side to the main side in the word RAM 2M (mega) mode.
17. GRAPHIC MODE NORMAL IMAGE ERROR
The graphic image data of the normal mode is not created normally.
18. GRAPHIC MODE OVERWRITE IMAGE ERROR
The graphic image data of the overwrite mode is not created normally.
19. GRAPHIC MODE UNDERWRITE IMAGE ERROR
The graphic image data of the underwrite mode is not created normally.
20. WORD RAM 1M MODE MAIN R/W ERROR
The R/W from the main side is not performed normally in the word RAM 1M (mega) mode.
21. WORD DRAM 1M MODE SUB R/W ERROR
The R/W from the sub side is not performed normally in the word RAM 1M (mega) mode.
22. WORD DRAM 1M MODE SWAP ERROR
Switching of the RAM is not performed normally in the word RAM 1M (mega) mode.
23. WORD DRAM 1M MODE OVERWRITE ERROR
The overwrite mode does not operate normally in the word RAM 1M (mega) mode.
24. WORD DRAM 1M MODE UNDERWRITE ERROR
The underwrite mode does not operate normally in the word RAM 1M (mega) mode.
25. VRAM IMAGE ERROR
The VRAM image of the word RAM does not operate normally.

26. WORD DRAM TO VRAM DMA ERROR
DMA from the word RAM to the VRAM is not performed normally.

* PERIPHERAL IC

27. PCM RAM R/W ERROR
The R/W of the PCM RAM (IC13, IC14) cannot be done.

28. BACKUP RAM R/W ERROR
The backup data is destroyed.
(IC10 check. The first time results in error.)

29. BACKUP RAM R/W ERROR
The R/W of the backup RAM (IC10) is not done normally.

* CD INTERFACE PART

30. CD-DRIVE NOT READY
Critical error occurred at CD-DRIVE.

31. SUB-CODE READ ERROR
The CD drive cannot read SUB-CODE (CD data).

* CD-DATA READ CHECK

32. CDC SUB-CPU READ ERROR
CD-DATA cannot be read from SUB-CPU (IC1).

33. CDC MAIN READ ERROR
CD-DATA cannot be read from the main side (mega drive side).

34. CDC -> PROGRAM RAM DMA ERROR
DMA is not performed normally from CDC (IC15) to the program
RAM (IC15 to 8).

35. CDC -> PCM RAM DMA ERROR
DMA is not performed normally from CDC (IC15) to the PCM
RAM (IC14, IC15).

36. CDC -> WORD RAM DMA ERROR
DMA is not performed from the CDC (IC15) to the word RAM
(IC11, IC12).

* DMA (DIRECT MEMORY ACCESS)

Data transfer shall be done directly by the hardware
function without going through the CPU.
The G/A (IC2) and the IC of the Mega Drive side have
this function of the data transfer.

SEGA

チェッカー仕様書 第2版

機種名

MEGA-CD チェッカー

パーツナンバー

610-0276

発行 : CS 生産技術部			
担当	係長	課長	部長
小川	大辻	高安	松宮

辛嶋

92-4/30

1) 目次

1) 目次	2
2) 概要	3
3) セットアップ	3
4) チェックフロー	3
5) 操作手順	6
6) エラーメッセージ	1 2
7) その他	1 4
8) 注意事項	1 7
9) 付録	1 8
10) 改訂	2 3

2) 概要

本品は、「MEGA-CD」の量産時に於いて、ICボードの通電状態での電気的な測定（電圧、電流、周波数の測定）及び、通常動作させ不良箇所を自己診断させるファンクションチェッカーです。

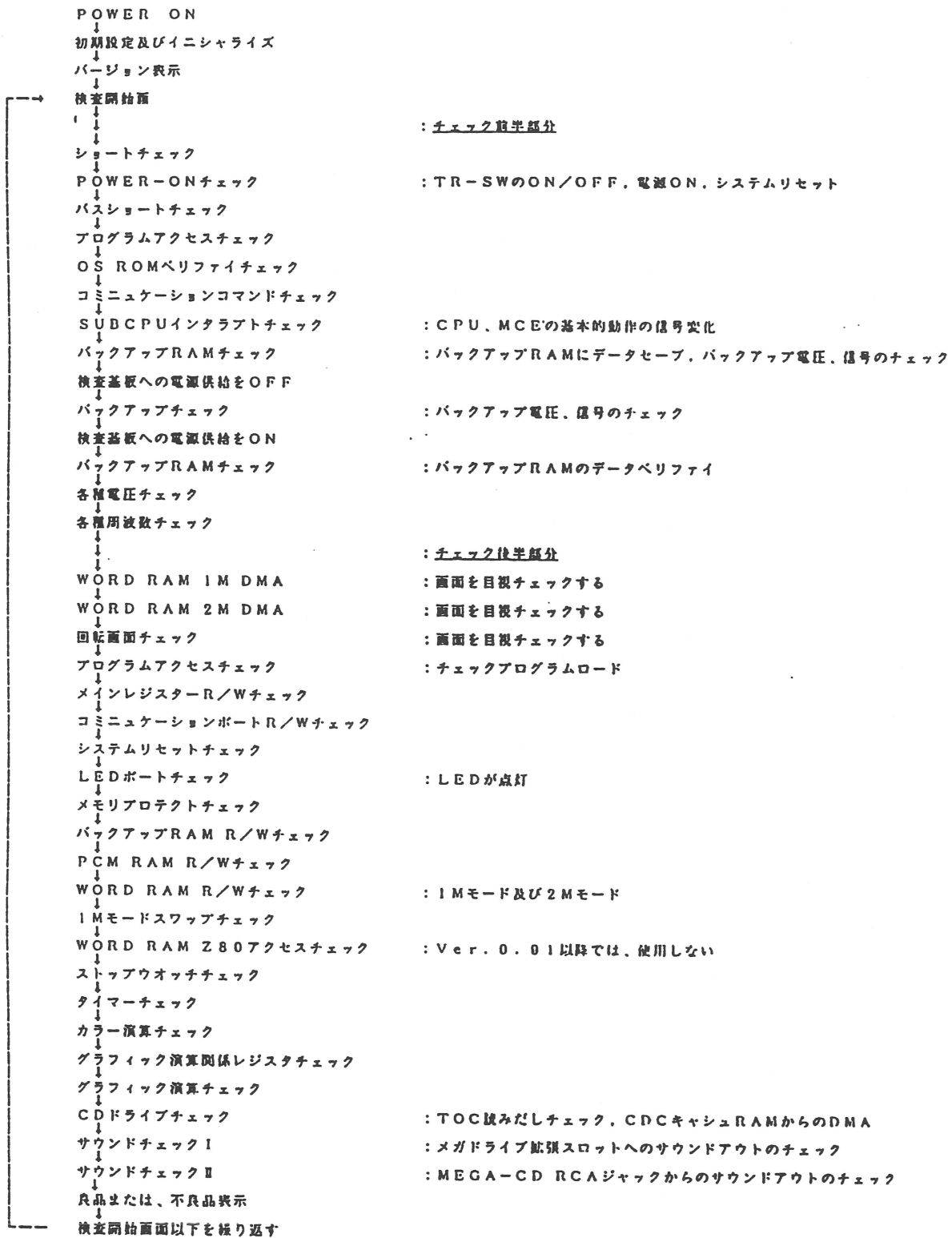
3) セットアップ

本品（MEGA-CDピン治具チェッカー：以下CDチェッカーとする）は、大まかに、メガドライブ（市販品）、CDチェッカー基板、CDチェッカー用ピン治具、CDチェッカー用テストボックス、TVモニター、コントロールパット（又は、コントロールスイッチ）、で構成されます。メガドライブは、CDチェッカー用テストボックスに収納する際は、分解し内部の基板のみを使用して下さい。また、各構成部品の詳細については、CDチェッカーリスト「610-0276」を、配線、接続については、CDチェッカー図面「610-0276」を参照して下さい。

4) チェックフロー

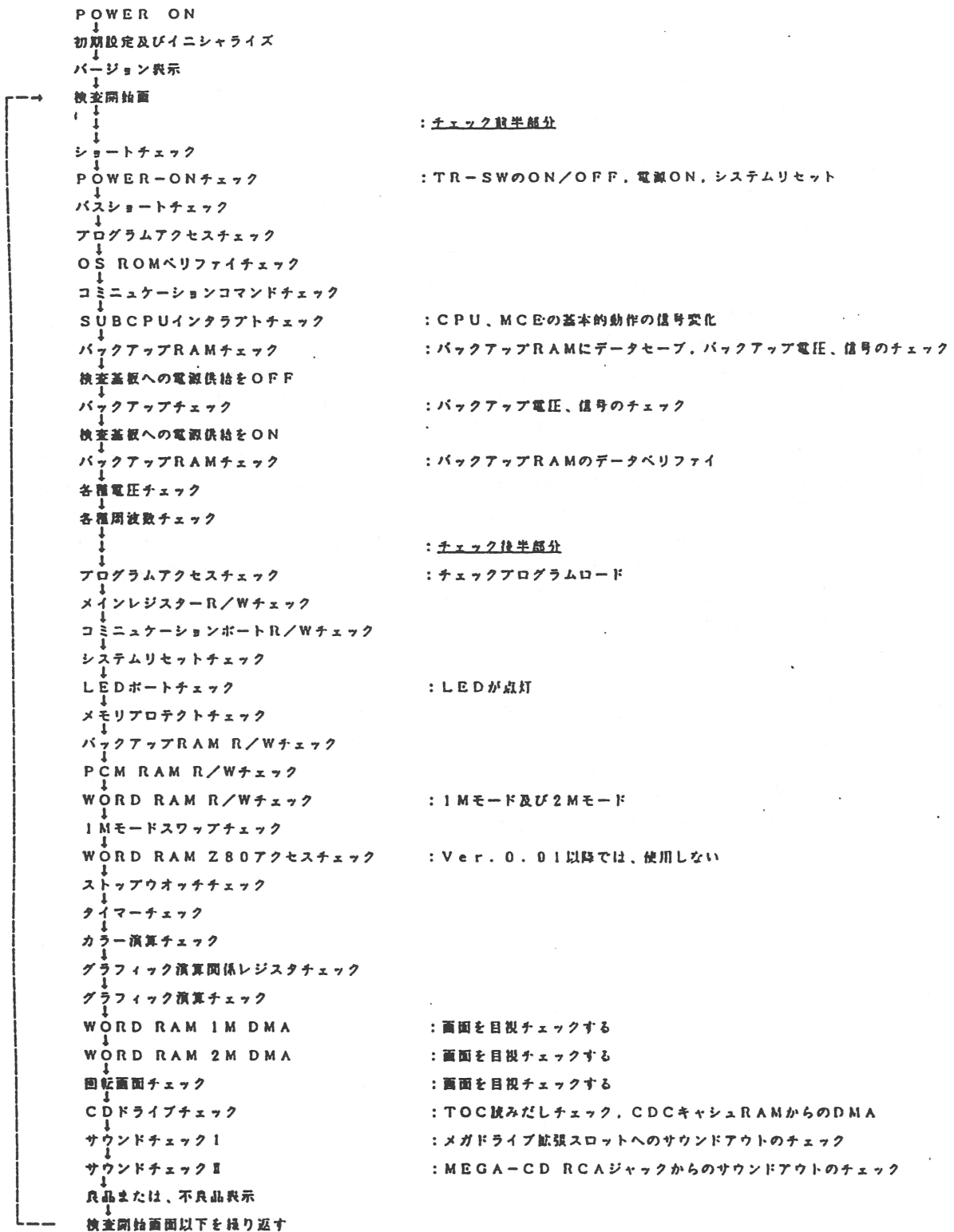
チェックフロー（検査の手順）は、大まかに前半部分と後半部分の2つに分ける事ができます。まず前半部分では、電源ラインのショート、各種電圧、電流、周波数の測定、メガドライブ部からの基本的アクセス、MEGA-CD内部のCPU（SUBCPU）及びMEGA-CDゲートアレイ（MCE）の基本的動作の簡単な信号変化のチェックなど、検査基板のファンクションチェックをするための基礎的な動作チェック及び外部からの電気的チェックを行います。また、後半部分では、MEGA-CDの持つ多種の機能をメガドライブ内部のCPU（MAINCPU）及びSUBCPUを用い、ふたつのプログラムを同時に動作させ、より細部にわたり自己チェック（ファンクションチェック）を行います。つまり、電源ラインのショート、データ、アドレス、コントロール信号といったバスラインのショートなど、そのままファンクションチェックを行うと検査基板の破壊、CDチェッカーの破壊、制御不能状態（プログラムの暴走）といった不測の動作してしまう可能性を前半部分のチェックにより排除し、後半部分のチェックで、どのICのどのピンとか、どの抵抗が不良とかと、より細部にわたる不良箇所を特定します。

チェックフロー (ノーマルチェックモード: DIP-SW1, 2 全てON)



*) 但し、不良が発見された場合は、直ちに検査を中断します。

チェックフロー (ファクトリーサイドチェックモード : DIP-SW1の5のみOFF)



*) 但し、不良が発見された場合は、直ちに検査を中断します。

5) 操作手順

5-1) 初期化

CDチェッカーを初めて使う時や、長い間使用していなかった時、また、RAM BDを新しく使用する時等は、CDチェッカーをより安定して使用するために以下の手順に従い"初期化"をする必要があります。以下に初期化の手順を説明します。

- ① 2) セットアップの項目に従いCDチェッカーのシステムを組み上げて下さい。
- ② CDチェッカーのMAIN BD上のDIP-SW2の2をOFFにして下さい(但し、残りのスイッチは全てONにする)。
- ③ CDチェッカーの電源をONにして下さい。TV画面に"バージョン表示画面"(図5-1)が表示されしばらくすると"検査開始画面"(図5-2)になります。この時、コントロールパッド(コントロールスイッチは使えない)の十字キーの上を押しながらAボタンを押して下さい。
- ④ 画面は、"メニュー画面"(図5-3)に替わります。コントロールパッドの上下ボタンでカーソルを上下させ、"システムの初期化"の項目に合わせAボタンを押して下さい。
- ⑤ "システムの初期化を行います。・・・よろしいですか?"(図5-4)とメッセージが表示されます。この時、初期化を行う場合はAボタンを押して下さい。また、初期化を行わない場合はCボタンを押すことで、"メニュー画面"(図5-3)に戻りキャンセルすることができます。
- ⑥ ⑤の項目でAボタンを押すと、画面が切り替わり"アナログ部比較電圧調整・・・"(図5-5)と表示されます。この時、CDチェッカーのMAIN BD上のVR1を左右に回し、CDチェッカー上の電圧計のLED表示が、"3.00"(±0.01)になる様に調節して下さい。
- ⑦ Aボタンを押すと"システムの初期化が完了しました。・・・(図5-6)"と表示されますのでメッセージに従い、CDチェッカーの電源をOFFし、DIP-SW2の2をONして下さい。以上でCDチェッカー初期化が終了しました。

注1) CDチェッカーは、MAIN BDに付いているRAM BDに検査データをセーブしています。システムの初期化を行うと、このデータは、全て消えてしまいます。

注2) ⑦の項目でCDチェッカーの電源をOFFする際は、まず"メニュー画面"(図5-3)に戻しその後、Cボタンを押すか、カーソルを"検査開始"の項目に合わせAボタンを押して"検査開始画面"(図5-2)に戻してから電源をOFFして下さい。

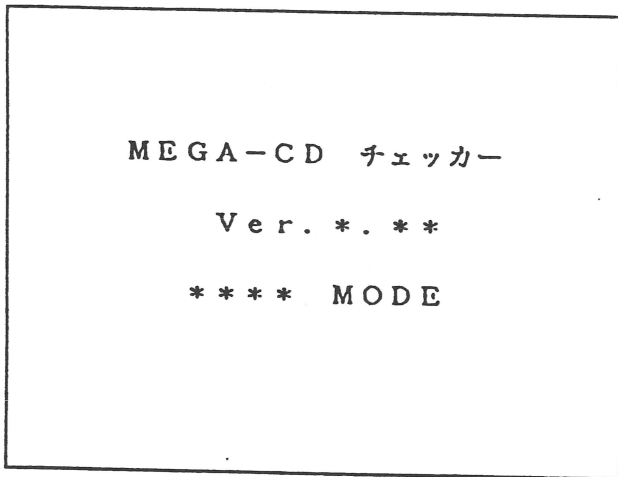


図5-1 バージョン表示画面

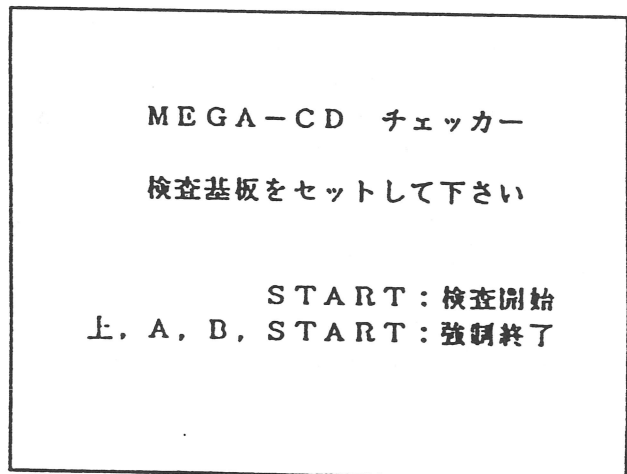


図5-2 検査開始画面

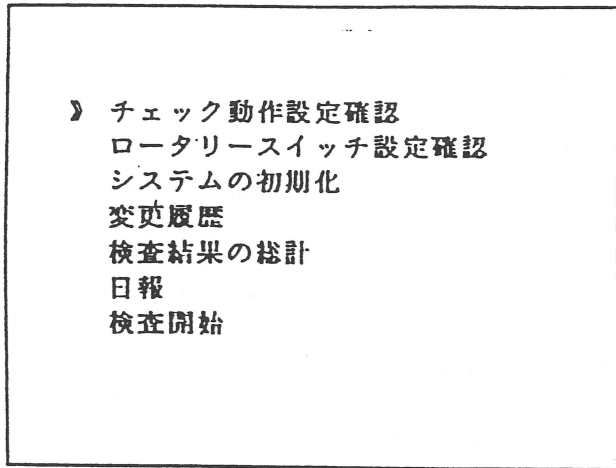


図5-3 メニュー画面

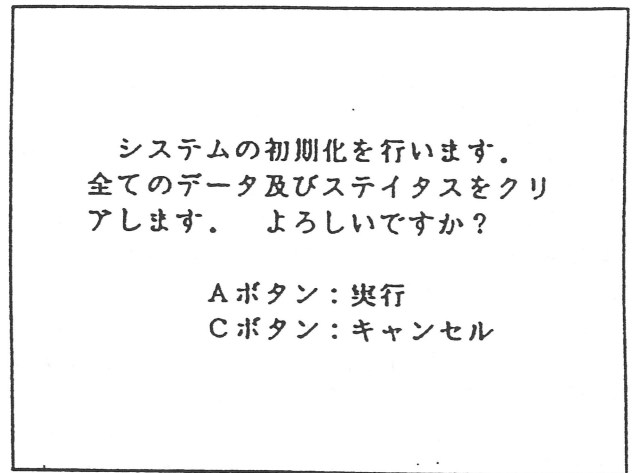


図5-4

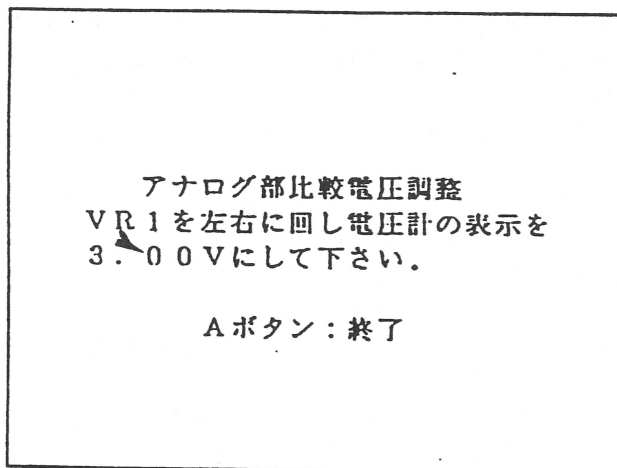


図5-5

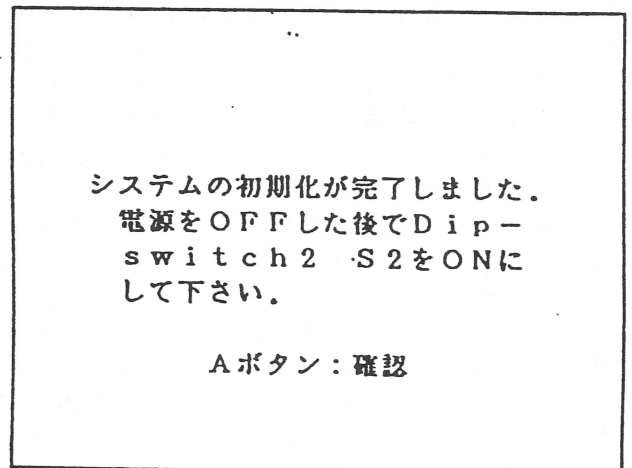


図5-6

5-2) 検査手順

CDチェッカーの検査には、CDチェッカーのプログラムが自動的に検査の結果の良否を判別する検査項目と、検査者がTV画面の工合や、CDチェッカーのMAIN BID上のヘッドホン端子から出力される音の良否を判別する検査項目と2つがあります。自動検査の方は、エラーが発生するとエラーが発見された項目で、直ちに検査がストップし、エラーメッセージとエラー番号が表示されます(詳しくは、6)エラーメッセージの項を参照)。以下にノーマルチェックモード、ファクトリーサイドチェックモード、ファクトリーサイドチェックモードをクイックチェックモードで動かした時の検査手順を説明します。

I ノーマルチェックモードの検査手順

- ① CDチェッカーの電源をONします(但しDIP-SWは、全てONにする)。Ver.表示の後、“検査開始画面”になります。
- ② “検査開始画面”になったら、ピン治具に被検査基板(MEGA-CD MAIN BD及びSUB BD)をセットし、ピン治具の上面カバーをしっかりとセットした後、レバーを手前に引きます。
- ③ コントロールパットのSTARTボタンを押します。
- ④ 自動検査が進みエラーがなければ“WORD RAM 1M DMA”チェック画面になります。この画面は、32セルモード(図5-7)、40セルモード(図5-8)と自動で順次切り替わりますので、この時、画面のキャラクターの化けや欠け、色抜け、歪み等の不具合がないことを確認します。以上に問題なければ、STARTボタンを押し次の検査項目に進みます。
- ⑤ 画面は、“WORD RAM 2M DMA”チェック画面に切り替わります。④の項目と同様に画面が、32セルモード(図5-9)、40セルモード(図5-10)と自動で切り替わりますので、キャラクターの欠けや化け、色抜け、歪み等の不具合がなければ、STARTボタンを押し次の検査項目へ進みます。
- ⑥ 画面は、回転画面チェック(図5-11)になります。“SEGA”のロゴが自動的に回転し、画面に上書き、下書き、上書き、下書き・・・と繰り返されます。この時、“SEGA”のロゴが正しく回転されているか、キャラクターの化けや欠け、色抜け、歪み等の不具合がないか、余分なゴミが画面に表示されていないかを確認します。これらを確認した後、問題がなければBボタンを押し、画面をクリアして下さい(Bボタンが押されている間は、“SEGA”のロゴの上書き下書きは行われず、回転するだけになります。Bボタンを離すとまた、上書き下書きと繰り返されます)。この時、“SEGA”のロゴ以外の余分なゴミがないことを確認します。以上に問題がなければ、STARTボタンを押し次の検査項目に進みます。
- ⑦ 再度自動チェックが行われ途中エラーがなければ、やがてCDドライブが回転し始め、サウンドチェックIになります。サウンドチェックIは、MEGA-CDのSUB BDでつくられた、アナログ信号が、MEGA-CDのMAIN BDを通り、メガドライブの拡張スロットへ出力されるサウンド信号をチェックします。サウンドチェックIは、まず、左右からMEGA-CD PCM音、メガドライブFM音、CD音の順で出力されます。但し、TVモニターからは、この順番で音が出力されますが、CDチェッカーのヘッドホン端子からは、メガドライブFM音は出力されません。その後、左側からMEGA-CD PCM音、メガドライブFM音、CD音が和音で出力されます。続いて、右側から同様の和音で出力されます。以上の動作中、TVモニターからの出力音とCDチェッカーのヘッドホンからの出力音に対して、音が出力されているか、ノイズや歪みがないか、音が大き過ぎたり、小さ過ぎたりしていないか、左右の音が混在していないか等を確認します。検査が終了すると自動的に次の検査に進みます。また、同時に、MEGA-CDのMAIN BD上のLEDが正しく点灯されていることも合わせて検査します。
- ⑧ 画面は、CD操作画面(図5-12)に切り替わりサウンドチェックIIを行います。サウンドチェックIIは、MEGA-CDのSUB BD上のRCAジャックから出力されるサウンド信号をチェックします。まず、コントロールパットの十字キーを使い、CD操作画面上の指型のカーソルを「▷」の上に合わせAボタンを押します。その後、同様に指型カーソルを「▷▷」に合わせAボタンを押すと、画面上の左端の数字(CDディスクのトラックナンバー)が“02”に変わり、TVモニター及びヘッドホンの左右から約5秒間音が出力されます。この時、指型カーソルを「VOL. UP」に合わせ音が大きくなることを確認すると同時に、音が出力されているか、ノイズや歪みがないか、音が大き過ぎたり、小さ過ぎたりしていないか、左右の音が混在していないか等を確認します。また、ボリュームは、最大まで振らします。続いて、指型カーソルを「VOL. DOWN」に合わせ音が小さくなることを確認します(最小ボリュームまで)。ボリュームを上げ下げする時は、「VOL. UP」、「VOL. DOWN」に指型カーソルを合わせ、Aボタンを押したままにすれば、上げ下げすることができます。続いて、指型カーソルを「▷▷」に合わせ、トラックナンバーを“03”にし、同様にボリュームを最大から最小まで振らし、音が大きくなることと小さくなることを確認します。次に、トラックナンバーを“04”し同様に確認します。以上の検査が終了したら指型カーソルを「□」に合わせ、ディスクドライブを停止させ、STARTボタンを押し検査を終了します。
- ⑨ ノーマルチェックモードの検査が終了します。以上の検査項目の全てに於いて、問題がなければ被検査基板を次の行程へ進めて下さい。

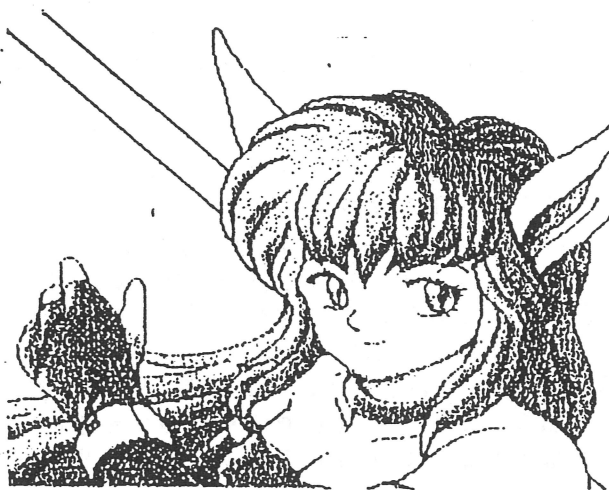


図5-7 WORD RAM 1M DMA画面 (32セルモード)

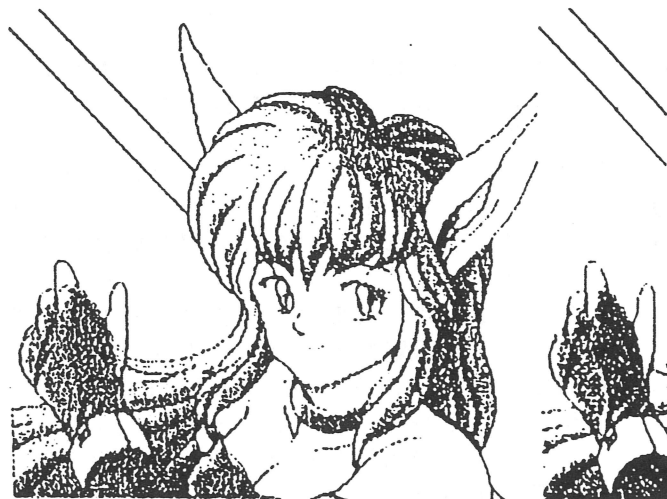


図5-8 WORD RAM 1M DMA画面 (40セルモード)

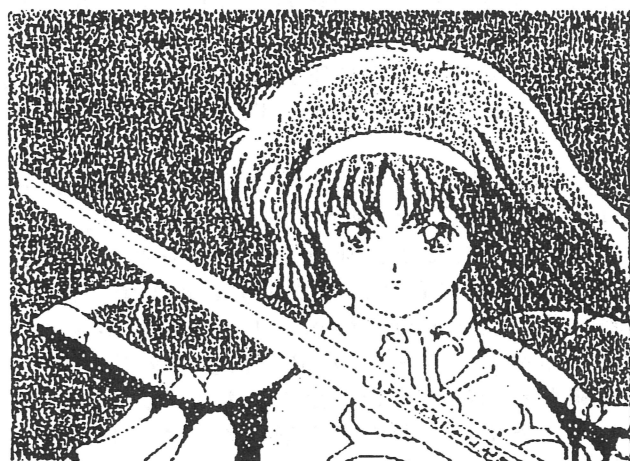


図5-9 WORD RAM 1M DMA画面 (32セルモード)

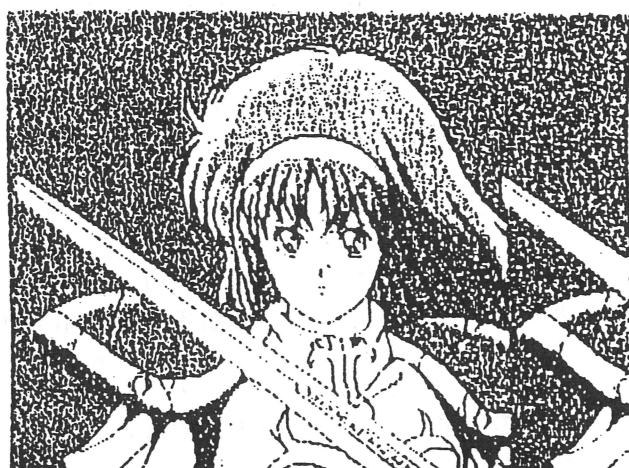


図5-10 WORD RAM 1M DMA画面 (40セルモード)

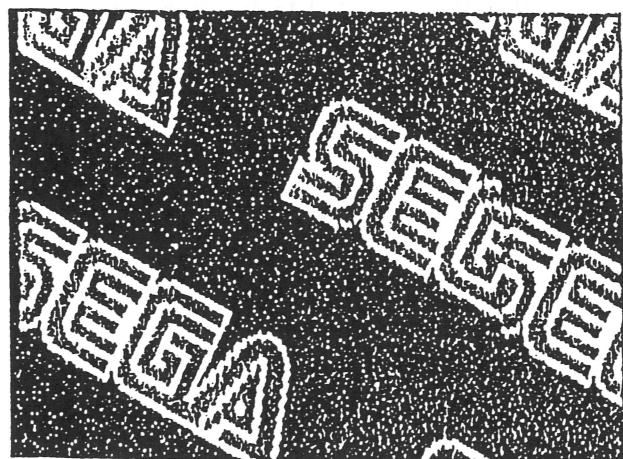


図5-11 SEGAロゴ回転画面



図5-12 CD操作画面

II ファクトリーサイドチェックモードの検査手順

- ① CDチェッカーの電源をONします(但しDIP-SW1の5をOFFし、残りは全てONにする)。Ver.表示の後、“検査開始画面”になります。
- ② “検査開始画面”になったら、ピン治具に被検査基板(MEGA-CD MAIN BD及びSUB BD)をセットし、ピン治具の上面カバーをしっかりとセットした後、レバーを手前に引きます。
- ③ コントロールパット(又は、コントロールスイッチ)のSTARTボタンを押します。
- ④ 自動検査が進みエラーがなければ“WORD RAM 1M DMA”チェック画面になります。この画面は、32セルモード(図5-7)、40セルモード(図5-8)と自動で順次切り替わりますので、この時、画面のキャラクターの化けや欠け、色抜け、歪み等の不具合がないことを確認します。以上に問題なければ、STARTボタンを押し次の検査項目に進みます。
- ⑤ 画面は、“WORD RAM 2M DMA”チェック画面に切り替わります。④の項目と同様に画面が、32セルモード(図5-9)、40セルモード(図5-10)と自動で切り替わりますので、キャラクターの欠けや化け、色抜け、歪み等の不具合がなければ、STARTボタンを押し次の検査項目へ進みます。
- ⑥ 画面は、回転画面チェック(図5-11)になります。“SEGA”のロゴが自動的に回転し、画面に上書き、下書き、上書き、下書き・・・と繰り返されます。この時、“SEGA”のロゴが正しく回転されているか、キャラクターの化けや欠け、色抜け、歪み等の不具合がないか、余分なゴミが画面に表示されていないかを確認します。これらを確認した後、問題がなければBボタンを押し、画面をクリアして下さい(Bボタンが押されている間は、“SEGA”のロゴの上書き下書きは行われず、回転するだけになります。Bボタンを離すとまた、上書き下書きと繰り返されます)。この時、“SEGA”のロゴ以外の余分なゴミがないことを確認します。以上に問題がなければ、STARTボタンを押し次の検査項目に進みます。
- ⑦ CDドライブが回転し始め、サウンドチェックIになります。サウンドチェックIは、MEGA-CDのSUB BDでつくられた、アナログ信号が、MEGA-CDのMAIN BDを通り、メガドライブの拡張スロットへ出力されるサウンド信号をチェックします。サウンドチェックIは、まず、左右からMEGA-CD PCM音、メガドライブFM音、CD音の順で出力されます。但し、TVモニターからは、この順番で音が出力されますが、CDチェッカーのヘッドホン端子からは、メガドライブFM音は出力されません。その後、左側からMEGA-CD PCM音、メガドライブFM音、CD音が和音で出力されます。続いて、右側から同様の和音で出力されます。以上の動作中のTVモニターからの出力音とCDチェッカーのヘッドホンからの出力音に対して、音が出力されているか、ノイズや歪みがないか、音が大き過ぎたり、小さ過ぎたりしていないか、左右の音が混在していないか等を確認します。検査が終了すると自動的に次の検査に進みます。また、同時に、MEGA-CDのMAIN BD上のLEDが正しく点灯されていることも合わせて検査します。
- ⑧ 続いて、サウンドチェックIIを行います。サウンドチェックIIは、MEGA-CDのSUB BD上のRCAジャックから出力されるサウンド信号をチェックします。⑦の項目と同じ様に音が出力されますから、同様に確認して下さい。サウンドチェックIIが終了すると自動的に検査を終了します。
- ⑨ ファクトリーサイドチェックモードの検査が終了します。以上の検査項目の全てに於いて、問題がなければ被検査基板を次の行程へ進めて下さい。

注1) コントロールスイッチを使用する時は、DIP-SW2の3をOFFして下さい。

Ⅲ ファクトリーサイドチェックモードをクイックモードで使用した時の検査手順

- ① CDチェッカーの電源をONします(但しDIP-SW1の5をOFFし、残りは全てONにする)。Ver.表示の後、“検査開始画面”になります。
- ② “検査開始画面”になったら、ピン治具に被検査基板(MEGA-CD MAIN BD及びSUB BD)をセットし、ピン治具の上面カバーをしっかりとセットした後、レバーを手前に引きます。
- ③ コントロールパット(又は、コントロールスイッチ)のSTARTボタンを押します。
- ④ 自動検査が進みエラーがなければ“WORD RAM 1M DMA”チェック画面になります。この画面は、32セルモード(図5-7)、40セルモード(図5-8)と自動で順次切り替わりますので、この時、画面のキャラクターの化けや欠け、色抜け、歪み等の不具合がないことを確認します。以上に問題なければ、STARTボタンを押し次の検査項目に進みます。
- ⑤ 画面は、回転画面チェック(図5-11)になります。“SEGA”のロゴが自動的に回転し、画面に上書き、下書き、上書き、下書き・・・と繰り返されます。この時、“SEGA”のロゴが正しく回転されているか、キャラクターの化けや欠け、色抜け、歪み等の不具合がないか、余分なゴミが画面に表示されていないかを確認します。これらを確認した後、問題がなければBボタンを押し、画面をクリアして下さい(Bボタンが押されている間は、“SEGA”のロゴの上書き下書きは行われず、回転するだけになります。Bボタンを離すとまた、上書き下書きと繰り返されます)。この時、“SEGA”のロゴ以外の余分なゴミがないことを確認します。以上に問題がなければ、STARTボタンを押し次の検査項目に進みます。
- ⑥ CDドライブが回転し始め、サウンドチェックIになります。サウンドチェックIは、MEGA-CDのSUB BDでつくられた、アナログ信号が、MEGA-CDのMAIN BDを通り、メガドライブの拡張スロットへ出力されるサウンド信号をチェックします。サウンドチェックIは、まず、左右からMEGA-CD PCM音、メガドライブFM音、CD音の順で出力されます。但し、TVモニターからは、この順番で音が出力されますが、CDチェッカーのヘッドホン端子からは、メガドライブFM音は、出力されません。その後、左側からMEGA-CD PCM音、メガドライブFM音、CD音が和音で出力されます。続いて、右側から同様の和音で出力されます。以上の動作中のTVモニターからの出力音とCDチェッカーのヘッドホンからの出力音に対して、音が出力されているか、ノイズや歪みがないか、音が大き過ぎたり、小さ過ぎたりしていないか、左右の音が混在していないか等を確認します。検査が終了すると自動的に次の検査に進みます。また、同時に、MEGA-CDのMAIN BD上のLEDが正しく点灯されていることも合わせて検査します。サウンドチェックIが終了すると自動的に検査を終了します。
- ⑦ 以上の検査項目の全てに於いて、問題がなければ被検査基板を次の行程へ進めて下さい。

注1) コントロールスイッチを使用する時は、DIP-SW2の3をOFFして下さい。

6) エラーメッセージ

エラーメッセージは、Level 1 Error、Level 2 Error、Level 3 Error、と大きく3つに分けることができます。また、エラーレベルの数字が大きくなるとエラーとしての危険度が高くなります。エラーが発見されると検査は、一時中断しエラーメッセージとエラー番号が表示されます。この時、Level 3 Errorが発見された時は、チェッカー及び被検査基板の破壊を防ぐために強制的に検査を終了します。以下に、エラー番号及びエラーメッセージを示します。

Level 3 ERROR CODE

- 300 no used
- 301 POWER SHORT ERROR
- 302 POWER OFF ERROR ALL OFF
- 303 POWER ON ERROR ALL OFF
- 304 +5V CURRENT ERROR
- 305 +9V CURRENT ERROR
- 306 +5V VOLTAGE ERROR
- 307 POWER OFF ERROR DC ON
- 308 POWER ON ERROR DC ON

309~399 no used

但し302,307は、POWER OFF ERROR、303,308は、POWER ON ERROR と表示

Level 2 ERROR CODE

- 200 no used
- 201 BUS SHORT CHECK ERROR
- 202 PROGRAM RAM ACCESS ERROR
- 203 COMMUNICATION COMMAND R/W ERROR
- 204 SUBCPU LEVEL 2 INTERRUPT ERROR
- 205 FC SIGNAL ERROR (LEVEL 2 INTERRUPT)
- 206 VPA SIGNAL ERROR (LEVEL 2 INTERRUPT)
- 207 IPL SIGNAL ERROR (LEVEL 2 INTERRUPT)
- 208 RES SIGNAL ERROR (RESET)
- 209 FC SIGNAL ERROR (RESET)
- 210 HALT SIGNAL RESET ERROR
- 211 SUBCPU RESET ERROR
- 212 SUBCPU RUN ERROR
- 213 HALT SIGNAL ERROR (RUN)

214~299 no used

Level 1 ERROR CODE

- 100 no used
- 101 BOOTROM VERIFY ERROR
- 102 BACK UP RESET SIGNAL ERROR (ON)
- 103 BACK UP RESET SIGNAL ERROR (OFF)
- 104 BACK UP VOLTAGE ERROR (ON)
- 105 BATTERY VOLTAGE ERROR (ON)

106	BACK UP RAM R/W ERROR	
107	BACK UP VOLTAGE ERROR (OFF)	
108	BATTERY VOLTAGE ERROR (OFF)	
109	BATTERY BACK UP ERROR	
110	VREF Lo VOLTAGE ERROR	
111	VREF Hi VOLTAGE ERROR	
112	BACK UP VOLTAGE ERROR	
113	BATTERY VOLTAGE ERROR	
114	AVcc VOLTAGE ERROR	
115	OFFSET VOLTAGE ERROR	
116	Vcc2 VOLTAGE ERROR	
117	CPU CLOCK ERROR	
118	25MHz CLOCK ERROR	
119	CD-UNIT CLOCK ERROR	
120	PCM CLOCK ERROR	
121	68000 En CLOCK ERROR	
122	DMA 1M MODE 32 ERROR	
123	DMA 1M MODE 40 ERROR	
◎ 124	DMA 2M MODE 32 ERROR	
◎ 125	DMA 2M MODE 40 ERROR	
126	no used	
127	no used	
128	no used	
129	no used	
130	no used	
131	SUBCPU HALT ERROR	
132	SUBCPU RESET ERROR	
133	SUB PROGRAM RAM ERROR	
134	SUB PROGRAM RAM VERIFY ERROR	
◎ 135	IFL2 BIT ERROR	
136	PROTECT REGISTER R/W ERROR	
137	HINT VECTOR ERROR	
◎ 138	COMMAND FLUG R/W ERROR	
◎ 139	COMMAND PORT R/W ERROR	
140	COMMUNICATION FLUG R/W ERROR	
141	COMMUNICATION PORT R/W ERROR	
142	RESO TIME CHECK ERROR	
143	LED BIT R/W CHECK ERROR	
144	WRITE PROTECT CHECK ERROR	
145	WORDRAM 2M MAIN R/W ERROR	
146	WORDRAM 2M SUB R/W ERROR	
147	WORDRAM 1M M->S SWAP ERROR	
148	WORDRAM 1M S->M SWAP ERROR	
149	WORDRAM 1M MAIN R/W ERROR	
150	WORDRAM 1M SUB R/W ERROR	
151	STOP WATCH CHECK ERROR	
152	TIMER CHECK ERROR	
153	COLOR OPERATION CHECK ERROR	
154	BACKUP ERROR	(使用していない。)
155	BACKUP RAM R/W ERROR	
156	PCM RAM CHECK ERROR	
157	EXTRNAL RAM CHECK ERROR	(使用していない。)
158	EXTRNAL ROM CHECK ERROR	(使用していない。)
159	Z80 TO WORDRAM R/W ERROR	(Ver. 0.91以降では、使用しない。)

160	GATE ARRAY RESET	
161	CD-DRIVE READ ERROR	
162	INSERT CHECK DISK	(但し、Ver. 0.90以降では、INSERT "CHECK DISK" please と表示しエラーとしない。)
163	CDC DATA SUB READ ERROR	
164	CDC DATA MAIN READ ERROR	
165	CDC -> PCM DMA ERROR	
166	CDC -> PRG.RAM DMA ERROR	
167	CDC -> WORD 2M RAM DMA ERROR	
168	CDC -> WORD 1M RAM DMA ERROR	
169	DEVICE DISTINATION R/W ERROR	
170	CDC DMA ADDRESS R/W ERROR	
171	PM SUB 1M UPWRITE ERROR	
◎ 172	PM MAIN 1M UPWRITE ERROR	
☆ 173	PM SUB 1M DOWNWRITE ERROR	
◎ 174	PM MAIN 1M DOWNWRITE ERROR	
☆ 175	STAMP SIZE REG. R/W ERROR	
176	STAMP MAP REG. R/W ERROR	
177	IMAGE VCELL REG. R/W ERROR	
178	IMAGE START REG. R/W ERROR	
179	IMAGE OFFSET REG. R/W ERROR	
180	IMAGE HDOT REG. R/W ERROR	
181	IMAGE VDOT REG. R/W ERROR	
182	TRACE VECTOR REG. R/W ERROR	(使用していない。)
183	PM 2M UPWRITE ERROR	(使用していない。)
184	PM 2M DOWNWRITE ERROR	(使用していない。)
185	VRAM IMAGE ERROR	
186	CDC REGISTER R/W ERROR	(Ver. 0.93以降で使用する)

187~199 no used

◎印の付いたものは、クイックモードでは、発生しない。

☆印の付いたものは、Ver. 0.91のクイックモードでは、発生しない。

7) その他

7-1) メニュー

CDチェッカーは、“検査開始画面” (図5-2) 表示中に、コントロールパットの上ボタンを押しながらAボタンを押すと、“メニュー画面” (図5-3) が表示されます。ここでは、メニューの各項目について説明します。

I チェック動作設定確認

CDチェッカーは、MAIN BDのディップスイッチによって検査モードや動作モードを設定する事ができます。この項目を選択するとこれらのモードを確認する事ができます。以下に各スイッチの詳細について示します。但し、●はスイッチがONであることを示します。

Dip-Switch 1 S8~S1 一覧

- S8 ● CD部チェックオートモード : チェック後半部分を自動で行う (チェックフロー参照)
- S8 CD部チェックマニュアルモード : チェック後半部分を手動で行う (チェックフロー参照)
- S7 ● DMA転送データの照合を行う : WORD RAM DMAチェックデータのベリファイを行う
- S7 DMA転送データの照合を行わない : 同行わない
- S6 ● DMAチェックマニュアルエンド : WORD RAM DMAチェック終了後手動操作により終了
- S6 DMAチェックオートエンド : WORD RAM DMAチェック終了後自動に終了

- S5 ● ノーマルチェックモード : 但し、S7がOFFの時このスイッチは無効
- S5 ファクトリーサイドチェックモード : 5-2 I 参照
- S5 : 5-2 II 参照
- S4 ● クイックチェックモードは無効 : 但し、S8がOFFの時このスイッチは無効
- S4 クイックチェックモードを行う : 通常の検査項目で行う
- S4 ● バックアップチェックモードは無効 : 通常の検査項目で行う
- S4 バックアップチェックモードを行う : MAIN BDのバックアップデータのみをチェックする
- S3 ● コマンド入力にパットを使用する
- S3 コマンド入力にスイッチを使用する : 但し、S8がOFF, S5ONの時は無効

- S2 ● ステップチェック動作を行わない : 通常の検査動作で行う
- S2 ステップチェック動作を行う : 各検査項目ごとに検査をストップする (下キーで通常動作)
- S2 : 但し、入力にスイッチを使用する時は無効

- S1 ● 常に [ON] 固定

Dip-Switch 2 S8~S1 一覧

- S8 ● 常に [ON] 固定
- S7 ● 常に [ON] 固定
- S6 ● ピン治具を使用する : 常に [ON] 固定
- S5 ● ハードチェックモード : 通常のチェックモード
- S5 ソフトチェックモード : 電圧、周波数、信号のチェックを行わない
- S4 ● 電源ショートチェックを行う : ショートチェックを行う (チェックフロー参照)
- S4 電源ショートチェックを行わない : 同行わない
- S3 ● 検査データを検査毎に取り込む : スイッチボードの検査データを検査毎に取り込む
- S3 検査データを電源投入時に取り込む : スイッチボードの検査データを電源投入時のみに取り込む
- S2 ● システムの初期化をプロテクト : RAMボードの初期化を行えないようにする
- S2 システムの初期化をイネーブル : RAMボードの初期化を可能にする
- S1 ● 常に [ON] 固定

II ロータリースイッチ設定数値確認

CDチェッカーは、電圧、電流、周波数のチェック数値をスイッチボードの数値を変える事により変更する事が可能です。但し、これらのスイッチの数値を変更するだけでは、検査に反映されませんので、設定した数値を検査に対し有効にする為に、このコマンドを使います。また、設定した数値を確認する時もこのコマンドを使用します。尚、設定数値については、別表を参照して下さい。

III システムの初期化

5-1) 初期化の項目を参照して下さい。

IV 変更履歴

CDチェッカーのチェックソフトの変更履歴を表示します。このコマンドを選択すると、以下のメッセージが表示されます。

MEGA-CD チェッカー変更履歴 p 1

91/10/8 Ver. 0.50リリース
91/10/23 Ver. 0.80へアップ
エージングチェックデータの書き込み, エ
ラー番号を付けた, チェックデータのセー
プ, エラーの発生状態の表示, その他
91/11/5 Ver. 0.90へアップ
検査取り込みデータの最適化, クイックチ
ェックモードの追加, パット操作を排除,
コントロールスイッチ操作モードの追加,
"チェックソフトリリース"

MEGA-CD チェッカー変更履歴 p 2

91/11/5 Ver. 0.91へアップ
全てのチェックモードから"Z80 R/
W CHECK"を外した
91/11/13 Ver. 0.92へアップ
DMAチェック、グラフィックチェック中
にも電流電圧チェックを行うようにした,
クイックチェックモードの検査もれを強化
日報作成コマンドの追加, RAMボード記
録データ満杯時に警告, ステップチェック
モードの追加, その他

MEGA-CD チェッカー変更履歴 p 3

91/12/2 Ver. 0.93へアップ
チェックルーチンの見直し, その他
91/12/11 Ver. 0.94へアップ
NTSC, PALモードの自動判別を追加
92/3/9 Ver. 0.95へアップ
電圧チェックルーチンの見直し, その他

V 検査結果の総計

CDチェッカーは、チェッカーMAIN BD上のRAM BDに、検査を行った全ての検査情報及び発見された不良の状態を記録しています。このコマンドを実行することでこれらの結果を調べる事ができます。

検査結果を表示する画面は、4画面分ありコントロールパットのAボタンを押す事で4画面分を巡々に見る事ができます。また、Cボタンを押す事で元の画面に戻ります。(9-2参照)

VI 日報

日報コマンドは、最後にこのコマンドを実行し日報川作成データをクリアした時から、次にコマンド実行するまでの検査データを調べる事ができます。例えば、朝、検査を開始する時にこのコマンドを実行し、夕方、検査を終了した時にこのコマンドを実行すれば、その日一日分の検査結果や不良の発生状態を知る事ができます。

検査結果を表示する画面は、1画面分ですが1画面で表示しきれない時は、コントロールパットの上下ボタンを押す事で画面が上下にスクロールします。また、Cボタンを押す事で元の画面に戻ります。

VII 検査開始

このコマンドを選択する事により”検査開始画面” (図5-2)に戻ります。また、Cボタンを押しても同様に戻ります。

8) 注意事項

- ① ディップスイッチの内容について、指示したスイッチ以外はライン上で検査をする時、変更しないで下さい
- ② スイッチボードの設定数値は、指示した数値以外に設定しないで下さい。
- ③ 上記のスイッチや数値の内容を変更する時、コネクタ等を抜き差しする時などは、必ずチェッカーの電源をOFFしてから行って下さい。
- ④ 電源供給用のコネクタは、+5Vと+9Vがありますので逆に挿入しないように注意して下さい。

9) 付録

9-1) 設定数値

MEGA-CD CHECKER SWITCH BD 設定数値一覧

項目	設定数値	平均値	サンプル数	MAX-MIN	PP2 mean
※ VREFL	0.66~0.86 V	0.75 V	65,306	0.70~0.86 V	0.80 V
※ VREFH	3.35~3.65 V	3.51 V	62,587	3.35~3.60 V	3.44 V
※ バックアップ	4.85~5.15 V	4.98 V	62,638	4.86~5.06 V	4.99 V
バックアップオフ	電池電圧設定値-0.23V	2.48 V	66,537	2.25~2.87 V	-----
※ 充電電圧	2.55~3.20 V	2.73 V	64,662	2.31~3.10 V	2.32 V
※ アナログ電圧	4.65~4.90 V	4.78 V	62,544	4.70~4.88 V	4.79 V
※ アナログ分圧	1.84~2.02 V	1.93 V	64,693	1.88~2.00 V	1.94 V
※ レギュレータ	4.85~5.15 V	4.99 V	62,537	4.89~5.08 V	5.01 V
※ 電池電圧	2.55~3.20 V	2.71 V	66,342	2.36~3.09 V	2.55 V
※ +5V電流	0.000~0.030 A	0.032 A	106,572,108	0.027~0.090 A	0.027 A
※ +9V電流	0.250~1.200 A	0.608 A	106,572,007	0.250~1.200 A	0.618 A
+5V電圧	レギュレータと同様	5.00 V	106,571,983	4.88~5.08 V	-----
※ 12M	12498~12502kHz	12500kHz	62,446	12499~12500kHz	12500kHz
25M	12Mの設定値*2	24999kHz	62,369	24992~25000kHz	-----
※ UNIT	16933~16937kHz	16935kHz	62,162	16935~16935kHz	16935kHz
※ PCM	6248~6252kHz	6250kHz	62,055	6250~6250kHz	6250kHz
※ 68000	1248~1252kHz	1250kHz	61,698	1250~1252kHz	1250kHz

注1) 平均値、サンプル数、MAX-MINの値は、旧設定数値の範囲内にある値を使用

注2) バックアップオフの設定数値は、Ver. 0.95以降のチェックROMで対応

注3) ※印のついた項目が、値を設定する必要のある項目

注4) 平均値、サンプル数、MAX-MINの値は、ES3基板でのデータ

9-2) 設定数値と発生エラー

9-1) で設定した数値がどのエラーに反映されるかを以下に示します。

+5V電流	304	+5V CURRENT ERROR
+9V電流	305	+9V CURRENT ERROR
+5V電圧	306	+5V VOLTAGE ERROR
バックアップ	104	BACK UP VOLTAGE ERROR (ON)
充電電圧	105	BATTERY VOLTAGE ERROR (ON)
バックアップオフ	107	BACK UP VOLTAGE ERROR (OFF)
電池電圧	108	BATTERY VOLTAGE ERROR (OFF)
VREFL	110	VREF Lo VOLTAGE ERROR
VREFH	111	VREF Hi VOLTAGE ERROR
バックアップ	112	BACK UP VOLTAGE ERROR
充電電圧	113	BATTERY VOLTAGE ERROR
アナログ電圧	114	AVcc VOLTAGE ERROR
アナログ分圧	115	OFFSET VOLTAGE ERROR
レギュレータ	116	Vcc2 VOLTAGE ERROR
12M	117	CPU CLOCK ERROR
25M	118	25MHz CLOCK ERROR
UNIT	119	CD-UNIT CLOCK ERROR
PCM	120	PCM CLOCK ERROR
68000	121	68000 En CLOCK ERROR

9-3) 検査結果の総計

7-1) V 検査結果の総計で表示される各ステータスの意味を以下に示します。

第一画面 " チェック トータル " 種類別集計

CHECK TOTAL : 検査を行った回数の総計
 CHECK TOTAL1 : 通常の検査 (ハードチェックモード) を行った回数の総計
 CHECK TOTAL2 : ソフトチェックモードの検査を行った回数の総計
 CHECK TOTAL3 : バックアップチェックモードの検査を行った回数の総計
 ERROR BOARD : 検査を行い不良と判定された基板の総計
 ERROR BOARD1 : 通常の検査 (ハードチェックモード) を行い不良と判定された基板の総計
 ERROR BOARD2 : ソフトチェックモードの検査を行い不良と判定された基板の総計
 ERROR BOARD3 : バックアップチェックモードの検査を行い不良と判定された基板の総計
 GOOD BOARD : 検査を行い良品と判定された基板の総計
 GOOD BOARD1 : 通常の検査 (ハードチェックモード) を行い良品と判定された基板の総計
 GOOD BOARD2 : ソフトチェックモードの検査を行い良品と判定された基板の総計
 GOOD BOARD3 : バックアップチェックモードの検査を行い良品と判定された基板の総計
 ERROR TOTAL : 検査中に発生したERRORの総計
 ERROR TOTAL1 : 通常の検査 (ハードチェックモード) で発生したERRORの総計
 ERROR TOTAL2 : ソフトチェックモードで発生したERRORの総計
 ERROR TOTAL3 : バックアップチェックモードで発生したERRORの総計
 L1ERR TOTAL : 検査中に発生したLevel 1 ERRORの総計
 L1ERR TOTAL1 : 通常の検査 (ハードチェックモード) で発生したLevel 1 ERRORの総計
 L1ERR TOTAL2 : ソフトチェックモードで発生したLevel 1 ERRORの総計
 L1ERR TOTAL3 : バックアップチェックモードで発生したLevel 1 ERRORの総計
 L2ERR TOTAL : 検査中に発生したLevel 2 ERRORの総計
 L2ERR TOTAL1 : 通常の検査 (ハードチェックモード) で発生したLevel 2 ERRORの総計
 L2ERR TOTAL2 : ソフトチェックモードで発生したLevel 2 ERRORの総計
 L2ERR TOTAL3 : バックアップチェックモードで発生したLevel 2 ERRORの総計
 L3ERR TOTAL : 検査中に発生したLevel 3 ERRORの総計
 L3ERR TOTAL1 : 通常の検査 (ハードチェックモード) で発生したLevel 3 ERRORの総計
 L3ERR TOTAL2 : ソフトチェックモードで発生したLevel 3 ERRORの総計
 L3ERR TOTAL3 : バックアップチェックモードで発生したLevel 3 ERRORの総計
 ???ERR TOTAL : 検査中に発生した分類不能なERRORの総計
 COMPEL ENDED : 検査中に強制終了した回数
 POWER ON CNT : チェッカーの電源をオンした回数
 DATA CHANGE : スイッチボードのデータを変更した回数
 VECTOR ERROR : 68000のベクターエラーが発生した回数
 QUICK CHECK : 検査をクイックチェックモードで行った回数

第二画面 " Error Level 1 " 種類別集計

100~186 : 検査中に発生したLevel 1 ERRORの各エラー番号ごとの総計

第三画面 " Error Level 2 " 種類別集計

200~213 : 検査中に発生したLevel 2 ERRORの各エラー番号ごとの総計

第四画面 " Error Level 3 " 種類別集計

300~308 : 検査中に発生したLevel 3 ERRORの各エラー番号ごとの総計

9-4) チェックデータ

CDチェッカーは、RAM BDに検査データを記録しています。以下に記録データの意味とその記録番地を示します。

0018 0800	errotype_total	:~+\$800
0018 0100	dt_save_add	:checked data save adress stack
0018 0104	total_checked	:total of 'checked' number
0018 0108	total_check_al	:total of 'all checked' number
0018 010C	total_check_sf	:total of 'soft checked' number
0018 0110	total_check_bv	:total of 'bup ram verify checked' number
0018 0114	error_board	:total of 'error board' number
0018 0118	error_board_al	:total of 'error board of all checked' number
0018 011C	error_board_sf	:total of 'error board of soft checked' number
0018 0120	error_board_bv	:total of 'error board of bupram verify checked' number
0018 0124	good_board	:total of 'good board' number
0018 0128	good_board_al	:total of 'good board of all checked' number
0018 012C	good_board_sf	:total of 'good board of soft checked' number
0018 0130	good_board_bv	:total of 'good board of bup ram verify checked' number
0018 0134	error_total	:total of 'found error' number
0018 0138	error_total_al	:total of 'found error of all checked' number
0018 013C	error_total_sf	:total of 'found error of soft checked' number
0018 0140	error_total_bv	:total of 'found error of bup ram verify checked' number
0018 0144	error_total_l1	:total of 'found error level 1' number
0018 0148	error_total_la	:total of 'found error level 1 of all checked' number
0018 014C	error_total_ls	:total of 'found error level 1 of soft checked' number
0018 0150	error_total_lb	:total of 'found error level 1 of bup ram veirfy checked' number
0018 0154	error_total_l2	:total of 'found error level 2' number
0018 0158	error_total_2a	:total of 'found error level 2 of all checked' number
0018 015C	error_total_2s	:total of 'found error level 2 of soft checked' number
0018 0160	error_total_2b	:total of 'found error level 2 of bup ram veirfy checked' number
0018 0164	error_total_l3	:total of 'found error level 3' number
0018 0168	error_total_3a	:total of 'found error level 3 of all checked' number
0018 016C	error_total_3s	:total of 'found error level 3 of soft checked' number
0018 0170	error_total_3b	:total of 'found error level 3 of bup ram veirfy checked' number
0018 0174	error_total_no	:total of 'found non type error' number
0018 0178	compulsofy_end	:total of 'compulsofy ended' number
0018 017C	power_on_count	:total of 'power on' number
0018 0180	data_change	:total of 'data change' number
0018 0184	vector_errorct	:total of 'vector error' number
0018 0188	quick_check	:total of 'quick check' number
0018 0200	vrefl_min	:vrefl miniuma voltage
0018 0202	vrefl_max	:vrefl maxiuma voltage
0018 0204	vrefl_ave	:vrefl average
0018 020C	vrefl_cnt	:vrefl average count
0018 0210	vrefh_min	:vrefh miniuma voltage
0018 0212	vrefh_max	:vrefh maxiuma voltage
0018 0214	vrefh_ave	:vrefh average
0018 021C	vrefh_cnt	:vrefh average count
0018 0220	back_upon_min	:back up(power on) miniuma voltage
0018 0222	back_upon_max	:back up(power on) maxiuma voltage
0018 0224	back_upon_ave	:back up(power on) average
0018 022C	back_upon_cnt	:back up(power on) average count
0018 0230	back_upoff_min	:back up(power off) miniuma voltage
0018 0232	back_upoff_max	:back up(power off) maxiuma voltage
0018 0234	back_upoff_ave	:back up(power off) average
0018 023C	back_upoff_cnt	:back up(power off) average count
0018 0240	charge_min	:charge(power on) miniuma voltage
0018 0242	charge_max	:charge(power on) maxiuma voltage
0018 0244	charge_ave	:charge(power on) average
0018 024C	charge_cnt	:charge(power on) average count
0018 0250	avcc_min	:avcc miniuma voltage
0018 0252	avcc_max	:avcc maxiuma voltage
0018 0254	avcc_ave	:avcc average
0018 025C	avcc_cnt	:avcc average count
0018 0260	offset_min	:offset miniuma voltage
0018 0262	offset_max	:offset maxiuma voltage
0018 0264	offset_ave	:offset average
0018 026C	offset_cnt	:offset average count
0018 0270	cdvcc_min	:cdvcc miniuma voltage
0018 0272	cdvcc_max	:cdvcc maxiuma voltage
0018 0274	cdvcc_ave	:cdvcc average
0018 027C	cdvcc_cnt	:cdvcc average count
0018 0280	battery_min	:battery miniuma voltage
0018 0282	battery_max	:battery maxiuma voltage
0018 0284	battery_ave	:battery average
0018 028C	battery_cnt	:battery average count
0018 0290	current5v_min	:+5v miniuma current
0018 0292	current5v_max	:+5v maxiuma current
0018 0294	current5v_ave	:+5v average
0018 02A0	current5v_cnt	:+5v average count
0018 02A8	current9v_min	:+9v miniuma current
0018 02AA	current9v_max	:+9v maxiuma current
0018 02AC	current9v_ave	:+9v average
0018 02B8	current9v_cnt	:+9v average count
0018 02C0	voltage_min	:+5v miniuma voltage
0018 02C2	voltage_max	:+5v maxiuma voltage
0018 02C4	voltage_ave	:+5v average
0018 02D0	voltage_cnt	:+5v average count
0018 02D8	f12a_min	:12MHz miniuma clock
0018 02DC	f12a_max	:12MHz maxiuma clock
0018 02E0	f12a_ave	:12MHz average
0018 02EC	f12a_cnt	:12MHz average count
0018 02F0	f25a_min	:25MHz miniuma clock
0018 02F4	f25a_max	:25MHz maxiuma clock
0018 02F8	f25a_ave	:25MHz average
0018 0304	f25a_cnt	:25MHz average count
0018 0308	dfck_min	:DFCK(CD-unit) miniuma clock
0018 030C	dfck_max	:DFCK(CD-unit) maxiuma clock
0018 0310	dfck_ave	:DFCK(CD-unit) average

```

0018 031C dfck_cnt      :DFCK(CD-unit) average count
0018 0320 pcm_min     :PBCLK(PCM) minimum clock
0018 0324 pcm_max     :PBCLK(PCM) maximum clock
0018 0328 pcm_ave     :PBCLK(PCM) average
0018 0334 pcm_cnt     :PBCLK(PCM) average count
0018 0338 f68e_min    :68000 En minimum clock
0018 033C f68e_max    :68000 En maximum clock
0018 0340 f68e_ave    :68000 En average
0018 034C f68e_cnt    :68000 En average count
0018 0350 dma1a32er_min :DMA 1M 32 error bit minimum
0018 0354 dma1a32er_max :DMA 1M 32 error bit maximum
0018 0358 dma1a32er_ave :DMA 1M 32 error bit average
0018 0364 dma1a32er_cnt :DMA 1M 32 error bit average count
0018 0368 dma1a40er_min :DMA 1M 40 error bit minimum
0018 036C dma1a40er_max :DMA 1M 40 error bit maximum
0018 0370 dma1a40er_ave :DMA 1M 40 error bit average
0018 037C dma1a40er_cnt :DMA 1M 40 error bit average count
0018 0380 dma2a32er_min :DMA 2M 32 error bit minimum
0018 0384 dma2a32er_max :DMA 2M 32 error bit maximum
0018 0388 dma2a32er_ave :DMA 2M 32 error bit average
0018 0394 dma2a32er_cnt :DMA 2M 32 error bit average count
0018 0398 dma2a40er_min :DMA 2M 40 error bit minimum
0018 039C dma2a40er_max :DMA 2M 40 error bit maximum
0018 03A0 dma2a40er_ave :DMA 2M 40 error bit average
0018 03AC dma2a40er_cnt :DMA 2M 40 error bit average count

0018 0380 tvrefl_min    :good vrefl minimum voltage
0018 0382 tvrefl_max    :good vrefl maximum voltage
0018 0384 tvrefl_ave    :good vrefl average
0018 038C tvrefl_cnt    :good vrefl average count
0018 03C0 tvrefh_min    :good vrefh minimum voltage
0018 03C2 tvrefh_max    :good vrefh maximum voltage
0018 03C4 tvrefh_ave    :good vrefh average
0018 03CC tvrefh_cnt    :good vrefh average count
0018 03D0 tback_upon_min  :good back up(power on) minimum voltage
0018 03D2 tback_upon_max  :good back up(power on) maximum voltage
0018 03D4 tback_upon_ave  :good back up(power on) average
0018 03DC tback_upon_cnt  :good back up(power on) average count
0018 03E0 tback_upoff_min :good back up(power off) minimum voltage
0018 03E2 tback_upoff_max :good back up(power off) maximum voltage
0018 03E4 tback_upoff_ave  :good back up(power off) average
0018 03EC tback_upoff_cnt  :good back up(power off) average count
0018 03F0 tcharge_min     :good charge(power on) minimum voltage
0018 03F2 tcharge_max     :good charge(power on) maximum voltage
0018 03F4 tcharge_ave     :good charge(power on) average
0018 03FC tcharge_cnt     :good charge(power on) average count
0018 0400 tavcc_min      :good avcc minimum voltage
0018 0402 tavcc_max      :good avcc maximum voltage
0018 0404 tavcc_ave      :good avcc average
0018 040C tavcc_cnt      :good avcc average count
0018 0410 toffset_min   :good offset minimum voltage
0018 0412 toffset_max   :good offset maximum voltage
0018 0414 toffset_ave   :good offset average
0018 041C toffset_cnt   :good offset average count
0018 0420 tcdvcc_min    :good offset minimum voltage
0018 0422 tcdvcc_max    :good cdvcc maximum voltage
0018 0424 tcdvcc_ave    :good cdvcc average
0018 042C tcdvcc_cnt    :good cdvcc average count
0018 0430 tbattery_min   :good battery minimum voltage
0018 0432 tbattery_max   :good battery maximum voltage
0018 0434 tbattery_ave   :good battery average
0018 043C tbattery_cnt   :good battery average count
0018 0440 tcurrent5V_min  :good +5v minimum current
0018 0442 tcurrent5V_max  :good +5v maximum current
0018 0444 tcurrent5V_ave  :good +5v average
0018 0450 tcurrent5V_cnt  :good +5v average count
0018 0458 tcurrent9V_min  :good +9v minimum current
0018 045A tcurrent9V_max  :good +9v maximum current
0018 045C tcurrent9V_ave  :good +9v average
0018 0468 tcurrent9V_cnt  :good +9v average count
0018 0470 tvoltage_min    :good +5v minimum voltage
0018 0472 tvoltage_max    :good +5v maximum voltage
0018 0474 tvoltage_ave    :good +5v average
0018 0480 tvoltage_cnt    :good +5v average count
0018 0488 tf12a_min     :good 12MHz minimum clock
0018 048C tf12a_max     :good 12MHz maximum clock
0018 0490 tf12a_ave     :good 12MHz average
0018 049C tf12a_cnt     :good 12MHz average count
0018 04A0 tf25a_min     :good 25MHz minimum clock
0018 04A4 tf25a_max     :good 25MHz maximum clock
0018 04A8 tf25a_ave     :good 25MHz average
0018 04B4 tf25a_cnt     :good 25MHz average count
0018 04B8 tdfck_min      :good DFCK(CD-unit) minimum clock
0018 048C tdfck_max      :good DFCK(CD-unit) maximum clock
0018 04C0 tdfck_ave      :good DFCK(CD-unit) average
0018 04CC tdfck_cnt      :good DFCK(CD-unit) average count
0018 04D0 tpcn_min      :good PBCLK(PCM) minimum clock
0018 04D4 tpcn_max      :good PBCLK(PCM) maximum clock
0018 04D8 tpcn_ave      :good PBCLK(PCM) average
0018 04E4 tpcn_cnt      :good PBCLK(PCM) average count
0018 04E8 tf68e_min    :good 68000 En minimum clock
0018 04EC tf68e_max    :good 68000 En maximum clock
0018 04F0 tf68e_ave    :good 68000 En average
0018 04FC tf68e_cnt    :good 68000 En average count

0018 0680 day_errortype  :~!$J20
0018 0600 day_total    :total of 'checked' number in a day
0018 0604 day_error    :total of 'error board' number in a day
0018 0608 day_good     :total of 'good board' number in a day
0018 060C day_error_11 :total of 'Level 1 Error' number in a day
0018 0610 day_error_12 :total of 'Level 2 Error' number in a day
0018 0614 day_error_13 :total of 'Level 3 Error' number in a day
    
```

10) 改訂

'92/3/9 第1版発行

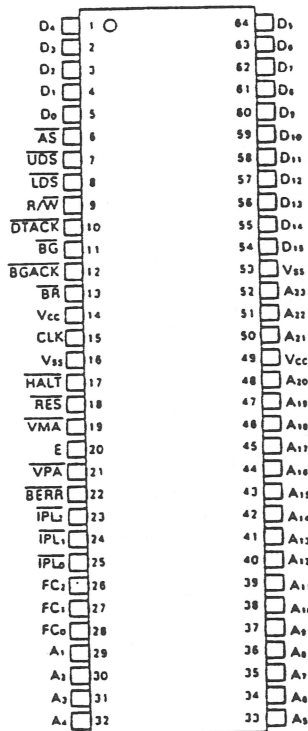
'92/4/28 第2版発行 : ES4基板リリースによる改訂

MEGA-CD

EUROPE

PARTS SPECIFICATION

HD68HC000



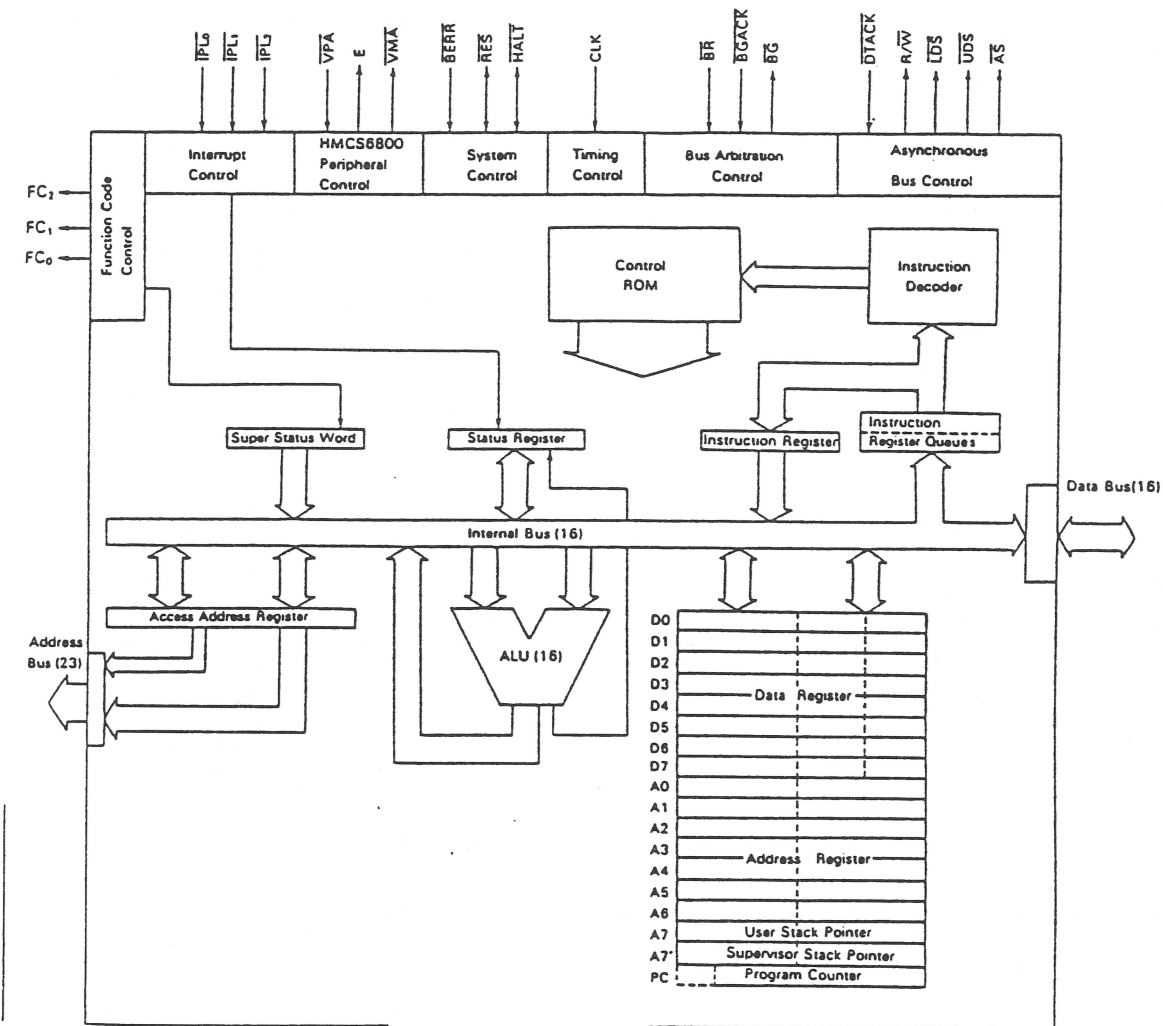
(上面図)

ピンNo	端子名	ピンNo	端子名
1	N/C	35	D ₁
2	DTACK	36	AS
3	BGACK	37	LDS
4	BR	38	BG
5	CLK	39	V _{CC}
6	HALT	40	V _{SS}
7	VMA	41	RES
8	E	42	VPA
9	BERR	43	IPL ₂
10	N/C	44	IPL ₀
11	FC ₂	45	FC ₁
12	FC ₀	46	N/C
13	A ₁	47	A ₂
14	A ₃	48	A ₅
15	A ₄	49	A ₈
16	A ₆	50	A ₁₀
17	A ₇	51	A ₁₁
18	A ₉	52	A ₁₂
19	N/C	53	A ₁₅
20	A ₁₄	54	A ₁₈
21	A ₁₆	55	V _{CC}
22	A ₁₇	56	V _{SS}
23	A ₁₉	57	A ₂₃
24	A ₂₀	58	D ₁₄
25	A ₂₁	59	D ₁₁
26	A ₂₂	60	D ₉
27	D ₁₅	61	D ₆
28	D ₁₂	62	D ₃
29	D ₁₀	63	D ₀
30	D ₈	64	UDS
31	D ₇	65	R/W
32	D ₅	66	IPL ₁
33	D ₄	67	A ₁₃
34	D ₂	68	D ₁₃

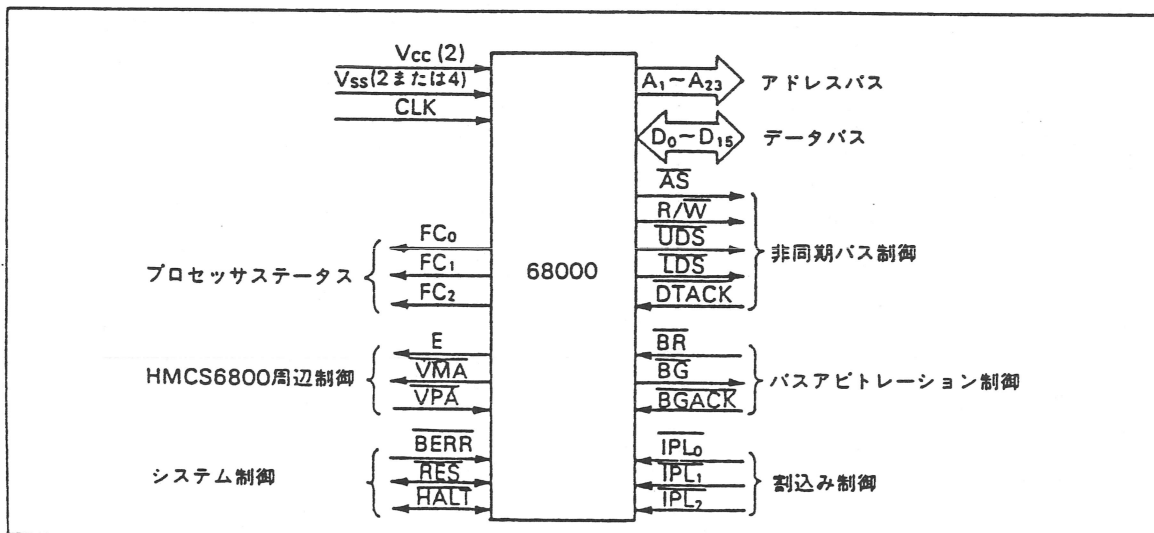
1. 端子一覧

端子名	記号	入力/出力	アクティブステート	スリープステート	
				バスアビレーション中	ホールド中
Address Bus	A ₁ ~ A ₂₃	出力	High	Yes	Yes
Data Bus	D ₀ ~ D ₁₅	入力/出力	High	Yes	Yes
Address Strobe	AS	出力	Low	Yes	No
Read/Write	R/W	出力	Read - High Write - Low	Yes	No
Upper and Lower Data Strobes	UDS, LDS	出力	Low	Yes	No
Data Transfer Acknowledge	DTACK	入力	Low	No	No
Bus Request	BR	入力	Low	No	No
Bus Grant	BG	出力	Low	No	No
Bus Grant Acknowledge	BGACK	入力	Low	No	No
Interrupt Priority Level	IPL ₀ , IPL ₁ , IPL ₂	入力	Low	No	No
Bus Error	BERR	入力	Low	No	No
Reset	RES	入力/出力	Low	No*	No*
Halt	HALT	入力/出力	Low	No*	No*
Enable	E	出力	High	No	No
Valid Memory Address	VMA	出力	Low	Yes	No
Valid Peripheral Address	VPA	入力	Low	No	No
Function Code Output	FC ₀ , FC ₁ , FC ₂	出力	High	Yes	No
Clock	CLK	入力	High	No	No
Power Input	V _{CC}	入力	-	-	-
Ground	V _{SS}	入力	-	-	-

ブロックダイアグラム



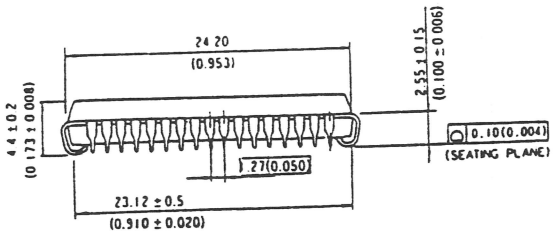
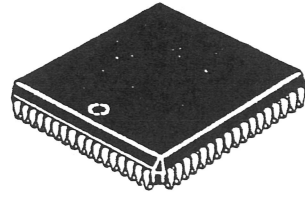
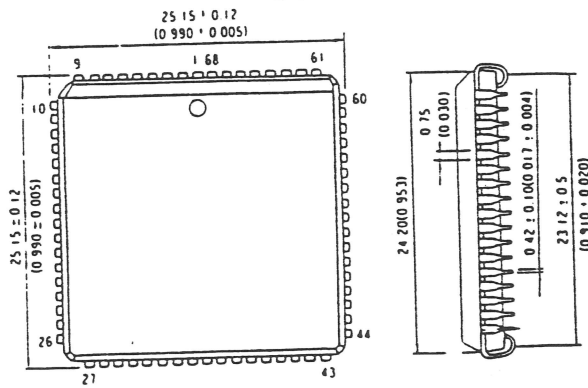
2. 入出力信号



PLCC

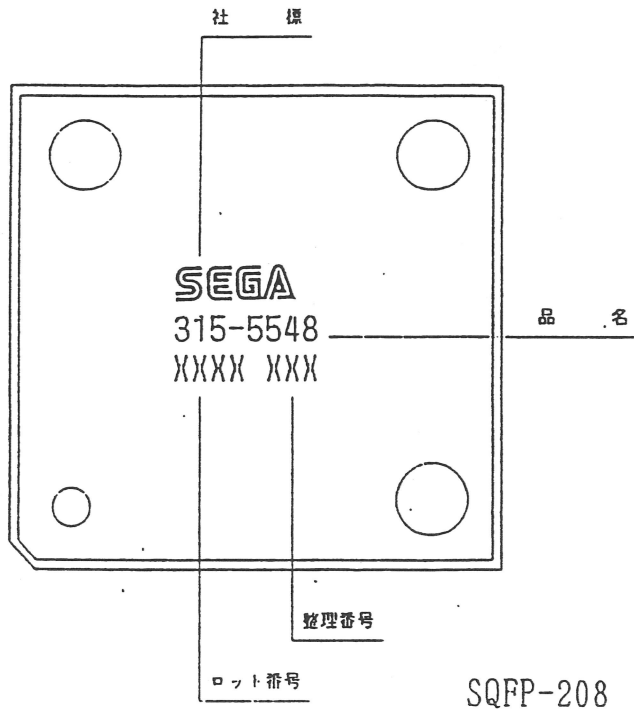
Scale : 3/2, 單位 : mm(inch)

● CP-68

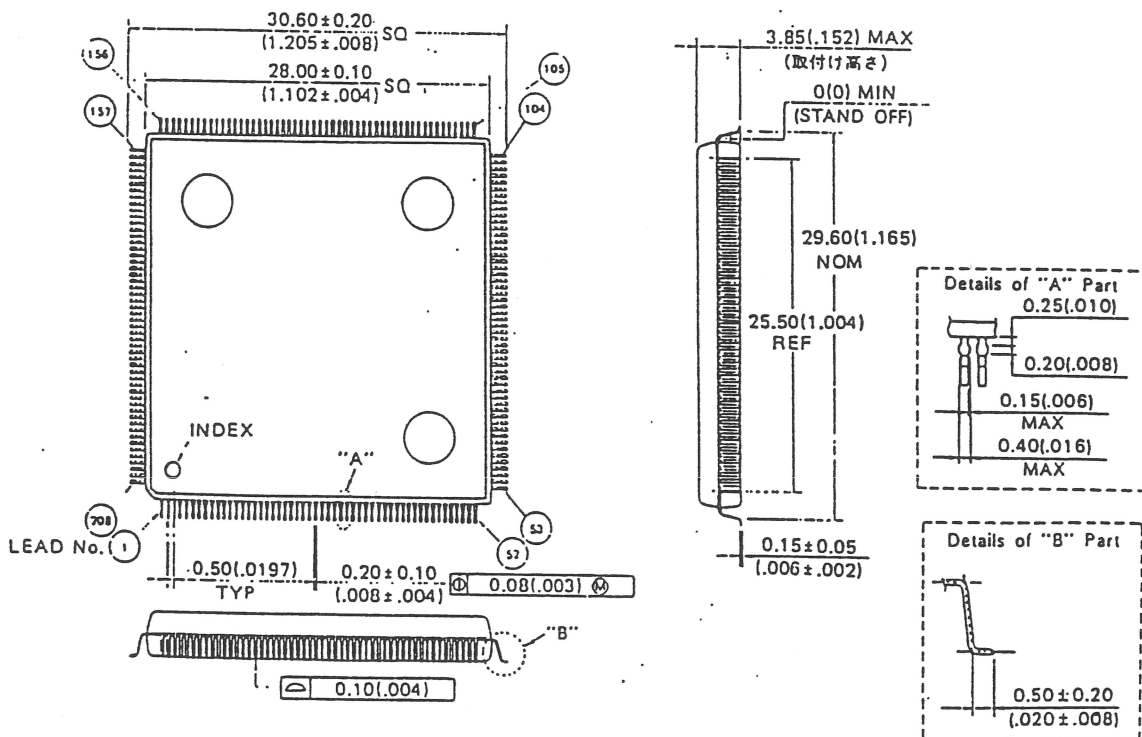


品名 MB634120
315-5548

MB634120 捺印図



プラスチック・SQFP, 208ピン
(FPT-208P-M01)



Pin No.	I/O	Pin Name	Input Level	Pull U/D	Buffer Name	Pin No.	I/O	Pin Name	Input Level	Pull U/D	Buffer Name
1	O	OCK25			O2R	26	-	VSS			
2	O	OBRAM			O2R	27	-	VDD			
3	-	VSS				28	I/O	BED9	CMOS	UP	H8CU
4	O	OXBROM			O2R	29	I/O	BED10	CMOS	UP	H8CU
5	I	IROM	CMOS		12C	30	I/O	BED11	CMOS	UP	H8CU
6	I	ICAS0	CMOS		12C	31	I/O	BED12	CMOS	UP	H8CU
7	I	ILWR	CMOS		12C	32	I/O	BED13	CMOS	UP	H8CU
8	I	IUWR	CMOS		12C	33	I/O	BED14	CMOS	UP	H8CU
9	I	IASEL	CMOS		12C	34	I/O	BED15	CMOS	UP	H8CU
10	-	VDD				35	O	OERAS			O2R
11	I	IRAS2	CMOS		12C	36	O	OECAS			O2R
12	I	ICAS2	CMOS		12C	37	O	OEOE			O2R
13	I	IFDC	CMOS		12C	38	-	VSS			
14	I	IFRES	CMOS		12C	39	O	OEWL			O2R
15	-	VSS				40	O	OORAS			O2R
16	O	OERES			O2R	41	O	OOCAS			O2R
17	I/O	BEAD0	CMOS	UP	H8CU	42	O	OOOE			O2R
18	I/O	BEAD1	CMOS	UP	H8CU	43	-	VDD			
19	I/O	BEAD2	CMOS	UP	H8CU	44	O	OOWE			O2R
20	I/O	BEAD3	CMOS	UP	H8CU	45	I/O	BOAD0	CMOS	UP	H8CU
21	I/O	BEAD4	CMOS	UP	H8CU	46	I/O	BOAD1	CMOS	UP	H8CU
22	I/O	BEAD5	CMOS	UP	H8CU	47	I/O	BOAD2	CMOS	UP	H8CU
23	I/O	BEAD6	CMOS	UP	H8CU	48	I/O	BOAD3	CMOS	UP	H8CU
24	I/O	BEAD7	CMOS	UP	H8CU	49	I/O	BOAD4	CMOS	UP	H8CU
25	I/O	BED8	CMOS	UP	H8CU	50	-	VSS			

Pin No.	I/O	Pin Name	Input Level	Pull U/D	Buffer Name	Pin No.	I/O	Pin Name	Input Level	Pull U/D	Buffer Name
101	I	IA17	CMOS	UP	12CU	126	O	OVPA			O2R
102	I	IA16	CMOS	UP	12CU	127	O	ORESET			O4R
103	I	IA15	CMOS	UP	12CU	128	O	OHALT			O4R
104	I	IA14	CMOS	UP	12CU	129	O	OCLK			O2R
105	I/O	BA13	CMOS	UP	H8CU	130	-	VSS			
106	I/O	BA12	CMOS	UP	H8CU	131	-	VDD			
107	-	VSS				132	O	ODTACK			O2R
108	I/O	BA11	CMOS	UP	H8CU	133	I	IRXW	CMOS	UP	12CU
109	I/O	BA10	CMOS	UP	H8CU	134	I	IXLDS	CMOS	UP	12CU
110	I/O	BA9	CMOS	UP	H8CU	135	I	IXUDS	CMOS	UP	12CU
111	I/O	BA8	CMOS	UP	H8CU	136	I	IXAS	CMOS	UP	12CU
112	I/O	BA7	CMOS	UP	H8CU	137	I/O	BD0	CMOS	UP	H8CU
113	I/O	BA6	CMOS	UP	H8CU	138	I/O	BD1	CMOS	UP	H8CU
114	-	VDD				139	I/O	BD2	CMOS	UP	H8CU
115	I/O	BA5	CMOS	UP	H8CU	140	I/O	BD3	CMOS	UP	H8CU
116	I/O	BA4	CMOS	UP	H8CU	141	I/O	BD4	CMOS	UP	H8CU
117	I/O	BA3	CMOS	UP	H8CU	142	-	VSS			
118	I/O	BA2	CMOS	UP	H8CU	143	I/O	BD5	CMOS	UP	H8CU
119	-	VSS				144	I/O	BD6	CMOS	UP	H8CU
120	I/O	BA1	CMOS	UP	H8CU	145	I/O	BD7	CMOS	UP	H8CU
121	I	IFC0	CMOS	UP	12CU	146	I/O	BD8	CMOS	UP	H8CU
122	I	IFC1	CMOS	UP	12CU	147	-	VDD			
123	O	O1PL0			O2R	148	I/O	BD9	CMOS	UP	H8CU
124	O	O1PL1			O2R	149	I/O	BD10	CMOS	UP	H8CU
125	O	O1PL2			O2R	150	I/O	BD11	CMOS	UP	H8CU

Pin No.	I/O	Pin Name	Input Level	Pull U/D	Buffer Name	Pin No.	I/O	Pin Name	Input Level	Pull U/D	Buffer Name
51	I/O	BOAD5	CMOS	UP	H8CU	76	I	IDATA	CMOS		12C
52	I/O	BOAD6	CMOS	UP	H8CU	77	I	IC2PO	CMOS		12C
53	I/O	BOAD7	CMOS	UP	H8CU	78	I/O	BDD3	CMOS		H8C
54	I/O	BOD8	CMOS	UP	H8CU	79	-	VDD			
55	I/O	BOD9	CMOS	UP	H8CU	80	I/O	BDB2	CMOS		H8C
56	I/O	BOD10	CMOS	UP	H8CU	81	I/O	BDB1	CMOS		H8C
57	I/O	BOD11	CMOS	UP	H8CU	82	I/O	BDB0	CMOS		H8C
58	I/O	BOD12	CMOS	UP	H8CU	83	O	OHOCK			O2P
59	I/O	BOD13	CMOS	UP	H8CU	84	I	ICK50	CMOS		11C
60	-	VSS				85	-	VSS			
61	-	VDD				86	I	IIRQ	CMOS	SM	12S
62	I/O	BOD14	CMOS	UP	H8CU	87	I	IDXM	CMOS		12C
63	I/O	BOD15	CMOS	UP	H8CU	88	I	ICDCK	CMOS	SM	12S
64	O	OLEDR			O2R	89	O	OXPCM			O2R
65	O	OLEDC			O2R	90	I	IDTEN	CMOS		12C
66	O	OLATCII			O2R	91	I	IWAIT	CMOS		12C
67	O	OSHFT			O2R	92	O	OHRD			O2R
68	O	OATT			O2R	93	I	IINT	CMOS		12C
69	O	ODTM			O2R	94	O	OCDC			O2R
70	I	IWFCK	CMOS	SM	12S	95	O	OPROE			O2R
71	I	ISCOR	CMOS	SM	12S	96	-	VSS			
72	-	VSS				97	-	VDD			
73	I	ISBSO	CMOS	SM	12S	98	O	OC2LR			O2R
74	O	OEXCK			O2R	99	I	IA19	CMOS	UP	12CU
75	I	ILRCK	CMOS	SM	12S	100	I	IA18	CMOS	UP	12CU

Pin No.	I/O	Pin Name	Input Level	Pull U/D	Buffer Name	Pin No.	I/O	Pin Name	Input Level	Pull U/D	Buffer Name
151	I/O	BD12	CMOS	UP	H8CU	176	-	VSS			
152	I/O	BD13	CMOS	UP	H8CU	177	I/O	IVA6	CMOS	UP	H8CU
153	I/O	BD14	CMOS	UP	H8CU	178	I/O	IVA7	CMOS	UP	H8CU
154	-	VSS				179	I/O	IVA8	CMOS	UP	H8CU
155	I/O	BD15	CMOS	UP	H8CU	180	I/O	IVA9	CMOS	UP	H8CU
156	I/O	BPRA0	CMOS	UP	H8CU	181	I/O	IVA10	CMOS	UP	H8CU
157	I/O	BPRA1	CMOS	UP	H8CU	182	I/O	IVA11	CMOS	UP	H8CU
158	I/O	BPRA2	CMOS	UP	H8CU	183	-	VDD			
159	I/O	BPRA3	CMOS	UP	H8CU	184	I/O	IVA12	CMOS	UP	H8CU
160	I/O	BPRA4	CMOS	UP	H8CU	185	I/O	IVA13	CMOS	UP	H8CU
161	I/O	BPRA5	CMOS	UP	H8CU	186	I/O	IVA14	CMOS	UP	H8CU
162	I/O	BPRA6	CMOS	UP	H8CU	187	I/O	IVA15	CMOS	UP	H8CU
163	I/O	BPRA7	CMOS	UP	H8CU	188	I/O	IVA16	CMOS	UP	H8CU
164	-	VSS				189	-	VSS			
165	-	VDD				190	I	IVA17	CMOS	UP	12CU
166	I/O	BPRA8	CMOS	UP	H8CU	191	I/O	BVD0	CMOS	UP	H8CU
167	O	OPRRAS			O2R	192	I/O	BVD1	CMOS	UP	H8CU
168	O	OPRCAS			O2R	193	I/O	BVD2	CMOS	UP	H8CU
169	O	OPRWE			O2R	194	I/O	BVD3	CMOS	UP	H8CU
170	O	OPRLWE			O2R	195	I/O	BVD4	CMOS	UP	H8CU
171	I/O	IVA1	CMOS	UP	H8CU	196	I/O	BVD5	CMOS	UP	H8CU
172	I/O	IVA2	CMOS	UP	H8CU	197	I/O	BVD6	CMOS	UP	H8CU
173	I/O	IVA3	CMOS	UP	H8CU	198	I/O	BVD7	CMOS	UP	H8CU
174	I/O	IVA4	CMOS	UP	H8CU	199	I/O	BVD8	CMOS	UP	H8CU
175	I/O	IVA5	CMOS	UP	H8CU	200	-	VSS			

Pin No.	I/O	Pin Name	Input Level	Pull U/D	Buffer Name	Pin No.	I/O	Pin Name	Input Level	Pull U/D	Buffer Name
201	-	VDD				205	I/O	BVD12	CMOS	UP	H8CU
202	I/O	BVD9	CMOS	UP	H8CU	206	I/O	BVD13	CMOS	UP	H8CU
203	I/O	BVD10	CMOS	UP	H8CU	207	I/O	BVD14	CMOS	UP	H8CU
204	I/O	BVD11	CMOS	UP	H8CU	208	I/O	BVD15	CMOS	UP	H8CU

注) SM : シェットアップ
UP : PULL-UP 抵抗付
DOWN : PULL-DOWN 抵抗付

FUJITSU G/A (メガCD側)

ピン機能説明 315-5548

メインCPU側 関係の入出力ピン

- IRoM1 メイン側CPUが、 $\$0 \sim \$3FFFF$ をアクセスした時入力される
(メイン側CPUにカートリッジが刺さっている時は、 $\$400000 \sim \$43FFF$)
- ICAS \emptyset IROM, IRAS2, IFDC 共通のメイン側CPUのリード時に
入力される信号
- IUWR, ILWR IROM, IRAS2, IFDC 共通のメイン側CPUのライト時に
入力される信号
- IRAS2
IASEL
ICAS2 IASEL, ICAS2と組み合わせられて利用される
4MD-RAMにアクセスを行う時、IRAS2 \rightarrow IASEL \rightarrow ICAS2の
順に入力される
- IFDC G/A内部のレジスタをアクセスする時に入力される信号
- IFRES G/Aをパワーオンリセットする時に入力される信号
- VA17~1 メイン側CPUからのアドレス線入力信号
- VD15~ \emptyset メイン側CPUからのデータ線入出力信号
- OXBROM メイン側CPUが、 $\$0 \sim \$1FFFF$ をリードした時出力される
尚、 $\$72$ 番地をリードした場合のみXBRoMは出力されない
代わりにVD15~ \emptyset にメイン側CPU側 $\$A12006$ 番地の内容が
出力される

サブCPU側関係の入出力ピン

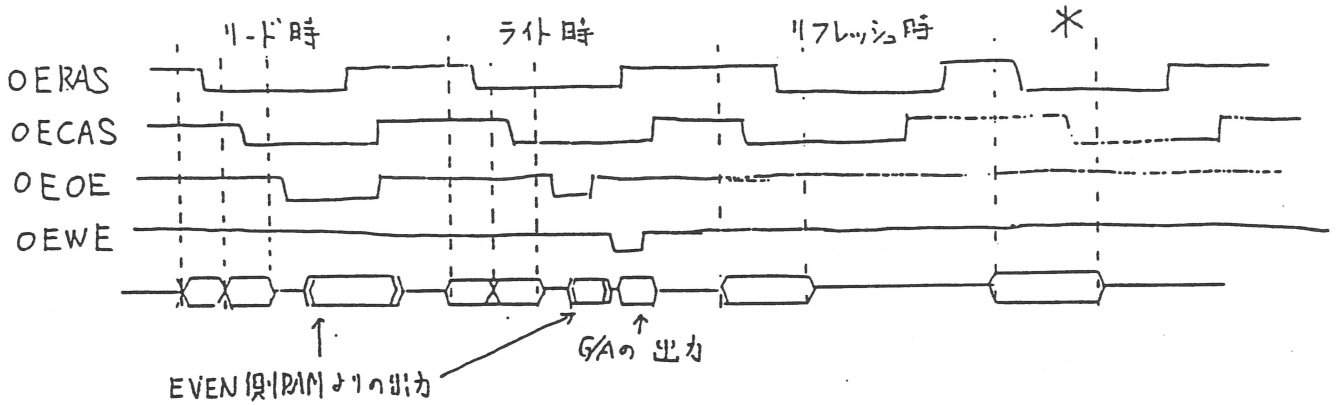
- IXAS, サブCPU側より IA17~14, 及び BA13~1 が有効である事を示す 入力信号
- IXVDS サブCPU側より G/A に対して、データ線 BD15~8 が有効である時 入力される 入力信号
- IXLDS サブCPU側より G/A に対して、データ線 BD7~0 が有効である時 入力される 入力信号
- IRXW サブCPU側から、BD15~0 にデータを出力している時 Low となって 入力される 入力信号
- IFC0~1 サブCPU側から、 $\overline{\text{INTACK}}$ の状態の時 H, H となる 入力信号
- IA17~14, BA13~1 サブCPU側からの アドレス線の 入力信号。
G/A 内部より、PCM に対して、DMA 動作を行う時のみ BA13~1 は、出力状態となる
- BD15~0 サブCPU側からの データ線 入出力信号
- OCLK サブCPU側に対して 出力される CLOCK 出力信号(12.5M)
- OHALT サブCPU に対して HALT をかける時、G/A より 出力される 出力信号
- ORESET サブCPU に対して RESET をかける時、G/A より 出力される 出力信号 (RESET 時は、HALT も同時に 出力される)
- ODTACK サブCPU が、リード/ライト の状態で、データが有効となる タイミング にいる事を表す 出力信号
- OIPL2~0 サブCPU に対して インタラプトを発生させる時、出力される 信号。
- OVDA O I P L 2 ~ 0 が 有効 となる 時 の 出力 される 信号

メイン及びサブ側で使用出来るZM-RAMの入出力ピン

EVEN側 D-RAM

- OERAS, OECAS** EVEN側の1M-DRAMに対してアクセスの時。
 OERAS → OECASの順で出力される信号
 OECAS → OERASの順の場合は、リフレッシュを表す
- OEOE, OEWE** EVEN側に対してアクセス時に出力される信号
 EVEN側DRAMのリード時、OEOEを出力 (Low出力)
 " " ライト時、OEWEを出力 (")
- BEAD 7~0** EVEN側DRAMに対してアクセス時。
 OERAS, OECASに対応するアドレス値も出力する
 リフレッシュ時は、不定
 アクセスに必要なアドレス値の出力後、
 BEAD 7~0は、データの入出力用バスになる。

- BEAD 15~8** EVEN側DRAMアクセス時
 BEAD 15~8は、データの入出力用バスになる

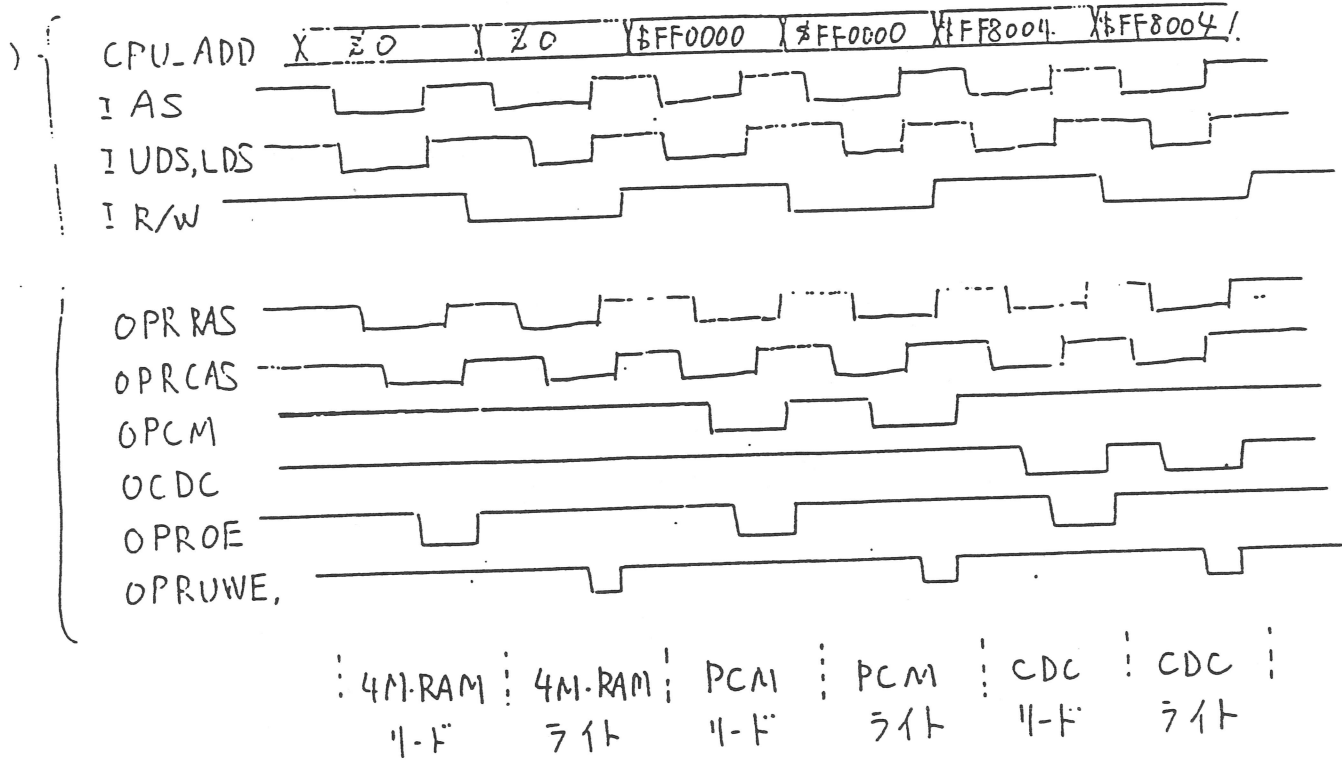


*の状態は、EVENとODDのRAMがメインCPUに有って、(ZME-Fの状態)
 メインCPUが、ODD側をアクセスしている時に出来る信号パターン

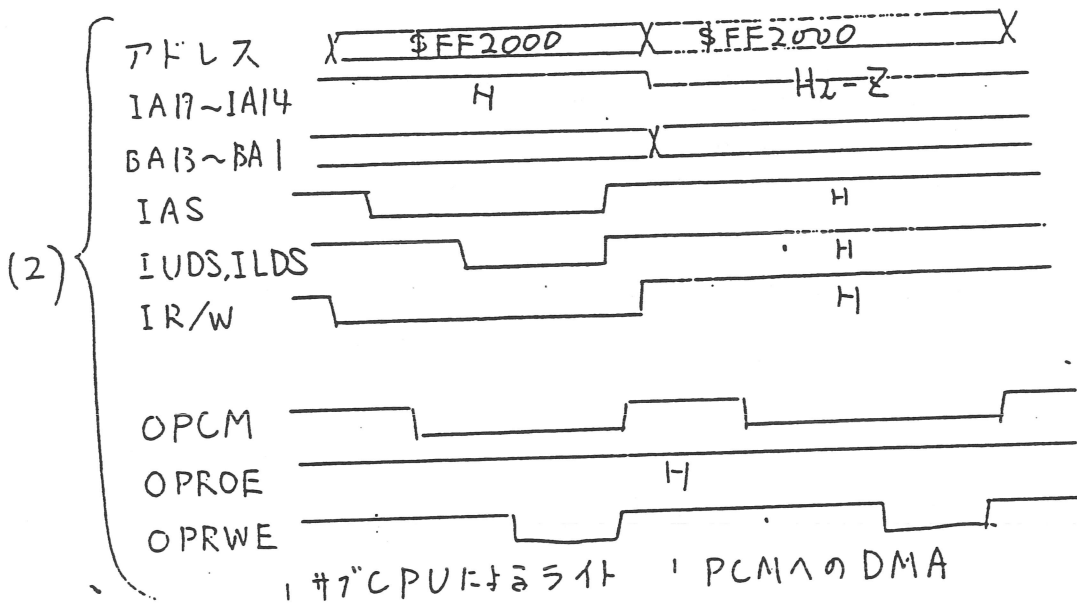
注 ODD側D-RAMの場合も同様。

#7 CPU側 PCM, CDCの入出力ピン

OPCM, OCDC PCM音源, CDC 4.7'に對してのアクセス時に出力する。



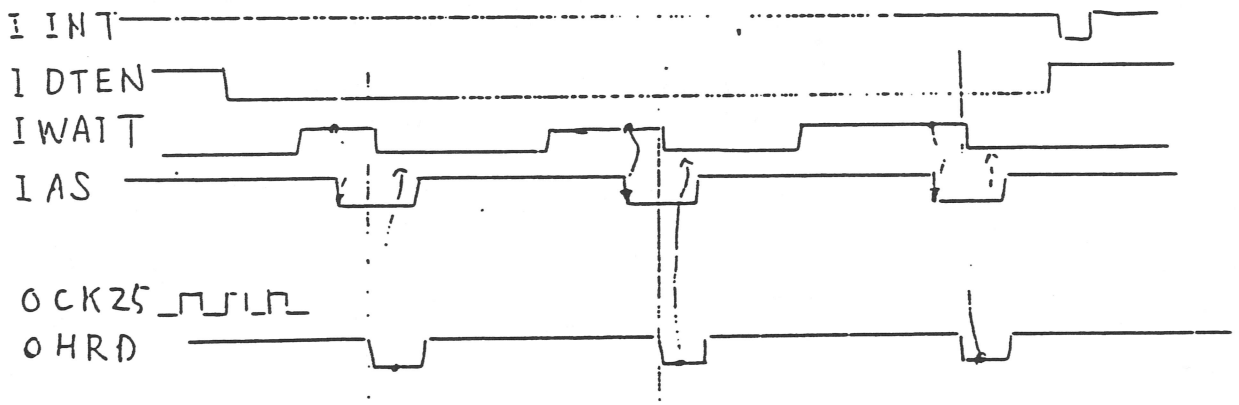
(1) #7 CPUによる 4M RAM, PCM, CDCへのアクセス



(2) #7 CPUによるライトと DMAによる PCMへのライト

CDCチップに関する入力信号

- IINT** CDCチップより出力され、G/A内に取込まれる入力信号
CDC側より、処理の終了、エラーの発生時に出力される
- IDTEN** CDCチップより出力され G/A内に取込まれる入力信号
CDC側より、エラー補正のかかったデータが出力可能になった時、
出力される。
- IWAIT** CDCチップより出力され G/A内に取込まれる入力信号。
CDC側より、IDTENがLOWの時に、データ出力レディの時、HIGHになる
- OCK25** 25MHzの出力信号
- OC2LR** CDDからのデータが、音声の時 ILRCKの信号を出力する
CDDからの、CD-ROMの時 IC2POの信号を出力する
- OCDC** マブCPUによるCDCへのアクセス、又は、CDCへのDMAの時
出力される信号
- OHRD** IDTENがLOW状態で IWAITが、HIGHの時、
ASの立ち下りを受けて OHRDは、LOWを出力する。
OHRDがLOWになると BPRAS~Øのバスに CDCチップから
データが出力される。G/Aは、マブCPUのIASの立ち下りで
IWAITをサンプリングして、IWAITがHIGHの時、
OHRDにLOWを出力する。OHRDのLOWを受けて
CDCは、BPRAS~Øのバスに、データを出力する。

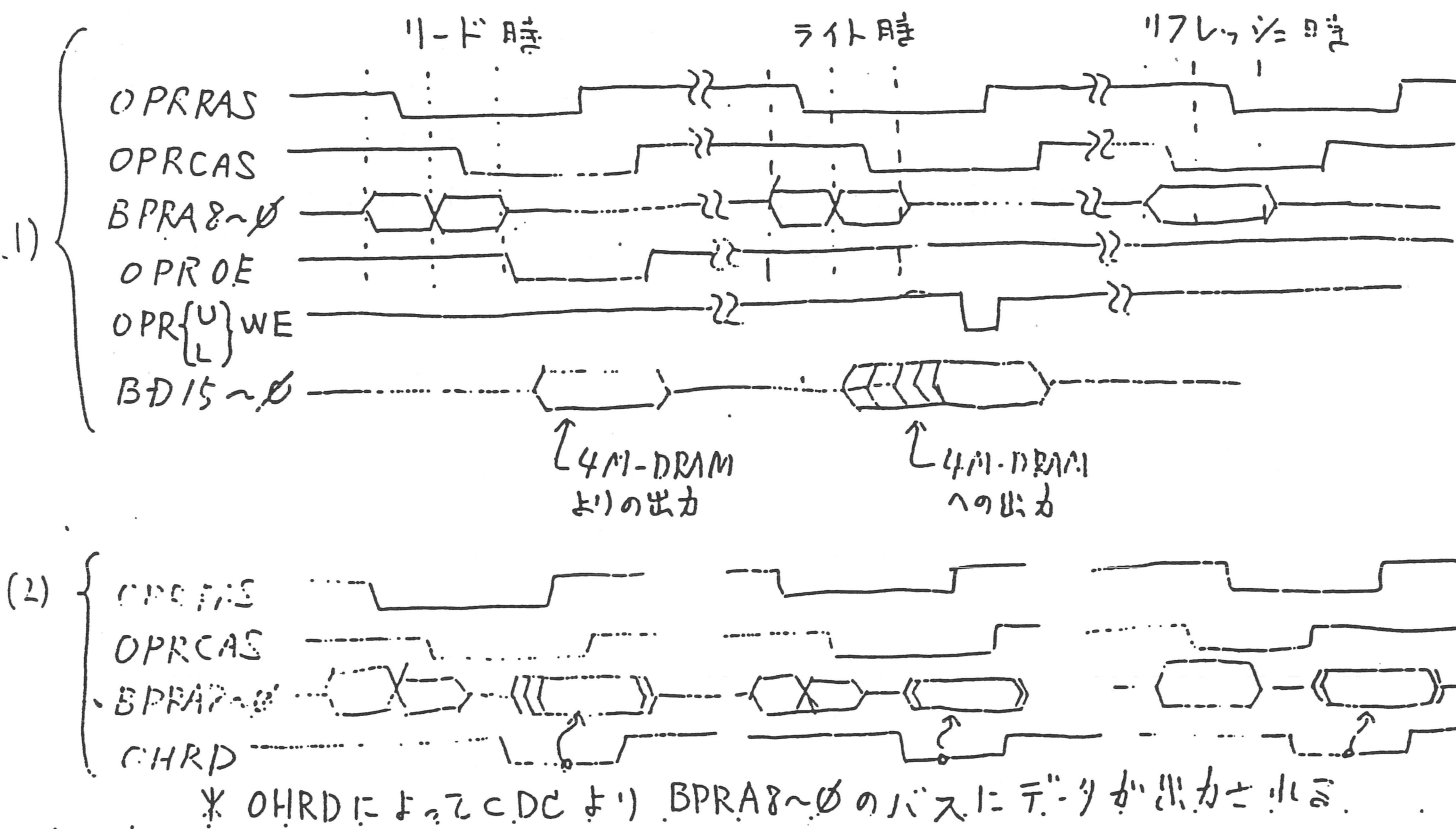


サブCPU側 4M-DRAM の入出力ピン

OPRFAS, OPRCAS 4M-DRAMに對してアクセスの時
 OPRRAS → OPRCAS の順で出力される信号
 OPRCAS → OPRRAS の順の場合には、リフレッシュを表す。

OPROE, OPRUWE 4M-DRAM, PCM, CDC に對してアクセス時に出力される
 OPRLWE CPROE は、対称よりデータを読み出す時 Low を出力
 OPRUWE は、対称にデータ BD15~8 を書き込む時 Low を出力
 OPRLWE は、 " BD7~0 " "

BPRA8~0 (1) 4M-DRAMに對してアクセス時
 OPRAS, OPCAS に對するアドレス値を出力する。
 4M-DRAMに對してリフレッシュ時不定
 アクセスに必要なアドレス値の出力後、
 BPRA8~0 は、入力状態となる。
 (2) BPRA8~0 が入力の時 OHRD が Low になると
 CDC より、BPRA8~0 のバスにデータが出力される



CDD (コンパクトディスク) に関する入出力信号

- IWFCK, ISCOR, ISBSO** CDD (CDドライブ) より出力され、G/A 内でサブコードを受信する為に入力される信号
- ILRCK, IDATA, IC2PO** CDD より出力される。ADPCM 信号又は、CD-ROM のシリアルデータを復調するための入力信号
- IDXM** 上記の ILRCK, IDATA, IC2PO の内容が、音声なのか、データなのかを表す。HIGH でデータ LOW がマイクロジックを意味する。この信号の状態が HIGH の時 IC2PO の信号を OC2LR に出力する LOW の時 ILRCK の信号を OC2LR ..
- IIRQ** CDD のワンチップマイコンより出力される。通信リクエスト信号の入力端子。
- ICDCK** CDD のワンチップマイコンより出力される通信データ用の同期信号の入力端子
- OHCCK** CDD のワンチップマイコンへ送る通信データ用の同期信号の出力端子
- EDBS ~ 0** CDD のワンチップマイコンと通信する 4 bit の入出力端子
- OEXCK** CDD 側に出カするクロック端子

その他の入出力端子

ICK50 50MHZの入力端子

OLEDR LED点灯の為のコントロール出力
OLEDG ”

DLATCH サンプラのD/Aに送出する
OSHFT 減衰量の値でシリアルに送出される
OATT 出力端子

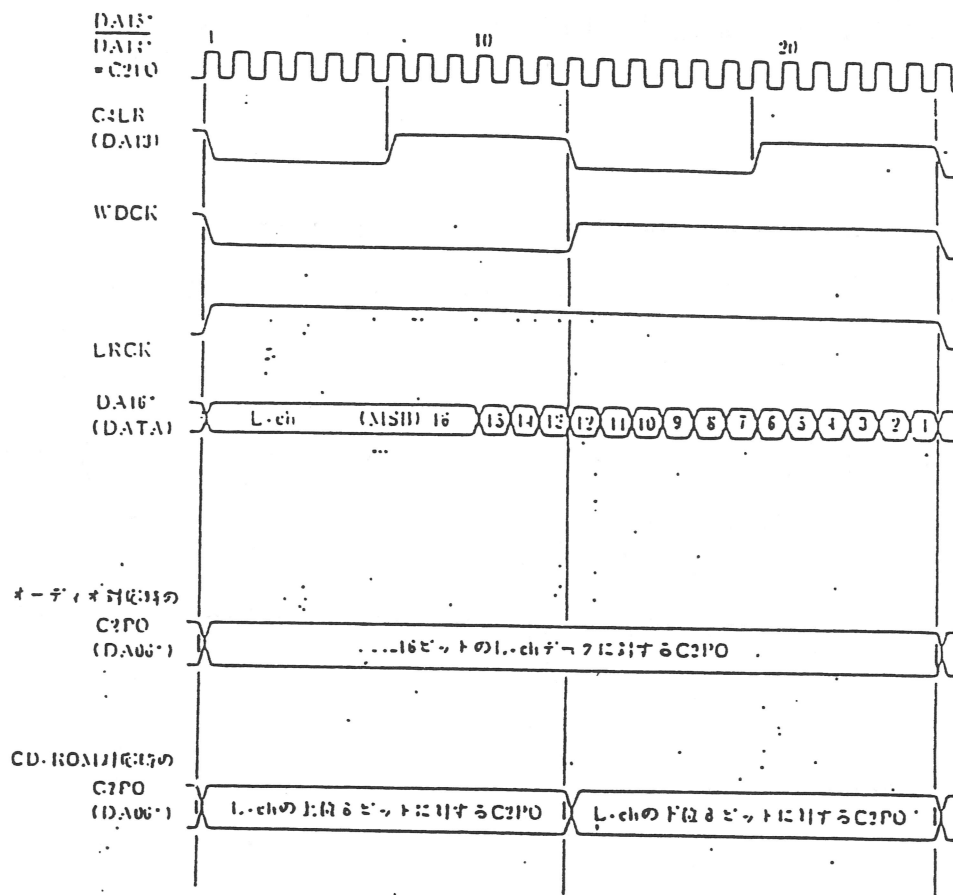
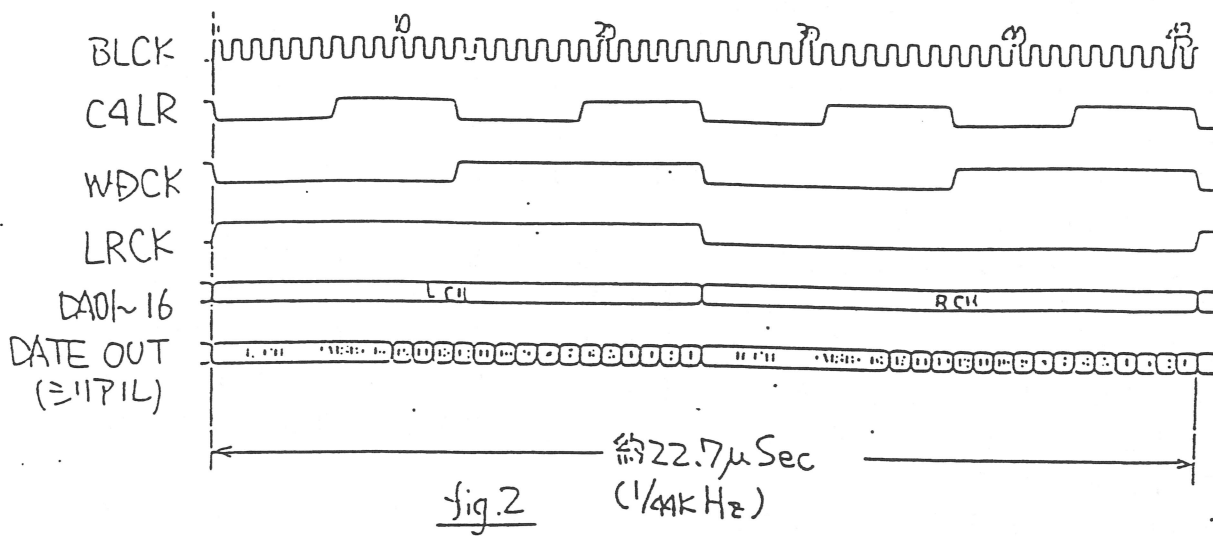


fig.3 C2PO出力タイミングチャート (PSSL="L" のとき)

コントロールデータは、4ビットの平行バスをつかいます。このバスは、オープンドレインでワイアードオアし、双方向で使います。

プルアップ抵抗は、CD-ROM側に1KΩ程度（後日検討）をつけます。

通信ポートは、4ビットの平行信号をデータバス（DBUS）として、双方向通信をします。通信は、13.3nSECのタイミングで毎回行い、5BYTE-(10NIBBLE)のデータをCDからHOSTへ及びHOSTからCDに送ります。信号のタイミングは、FIG.4に示すとおりです。

まずホスト側がCDからのIRQを認識し、HSCKを送り、CDがHSCKを認識するとDBUS上で1ニブルをおくり、CDCKをLOWにします。次のデータも同様にHSCKを送って行い5バイトが終了すると、今度はHOST側からHSCKとデータをほぼ同時にCD側に送り、CDはHSCKを認識するとデータを読み込み、その後CDCKを送ります。ホスト側は、CDCKがLOWになったのを認識して、HSCKをHIにします。

尚、同期信号の13.3nSECは、CD再生中でないときはメカコンの内部タイマーにより発生させます。

コネクタは、特に指定がなければニテアツのPHコネクタ（ピッチ2mm）、10ピンを使用したい。ピン配置は、FIG.5に示すとおりです。

電源は+8～+12Vとし、専用の3ピンコネクタを付けます。

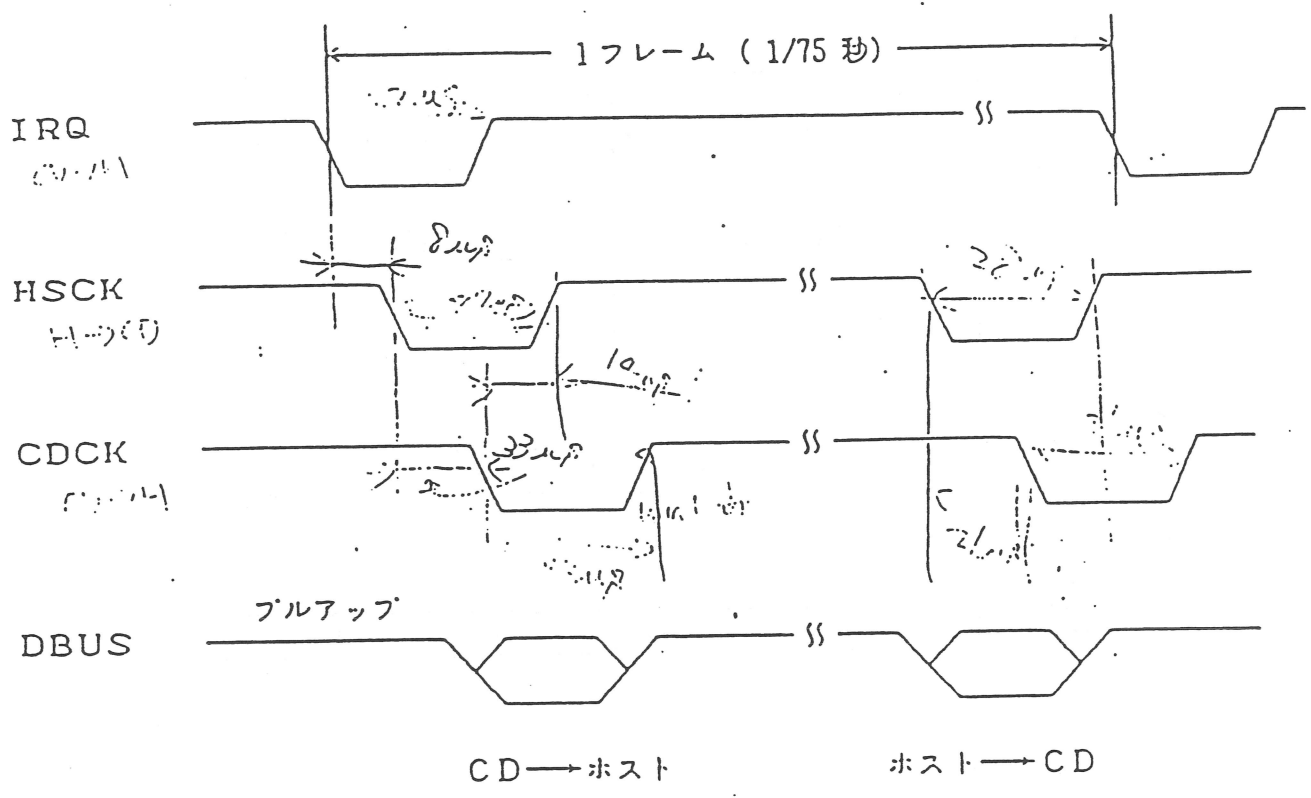


Fig.4-(a)

//

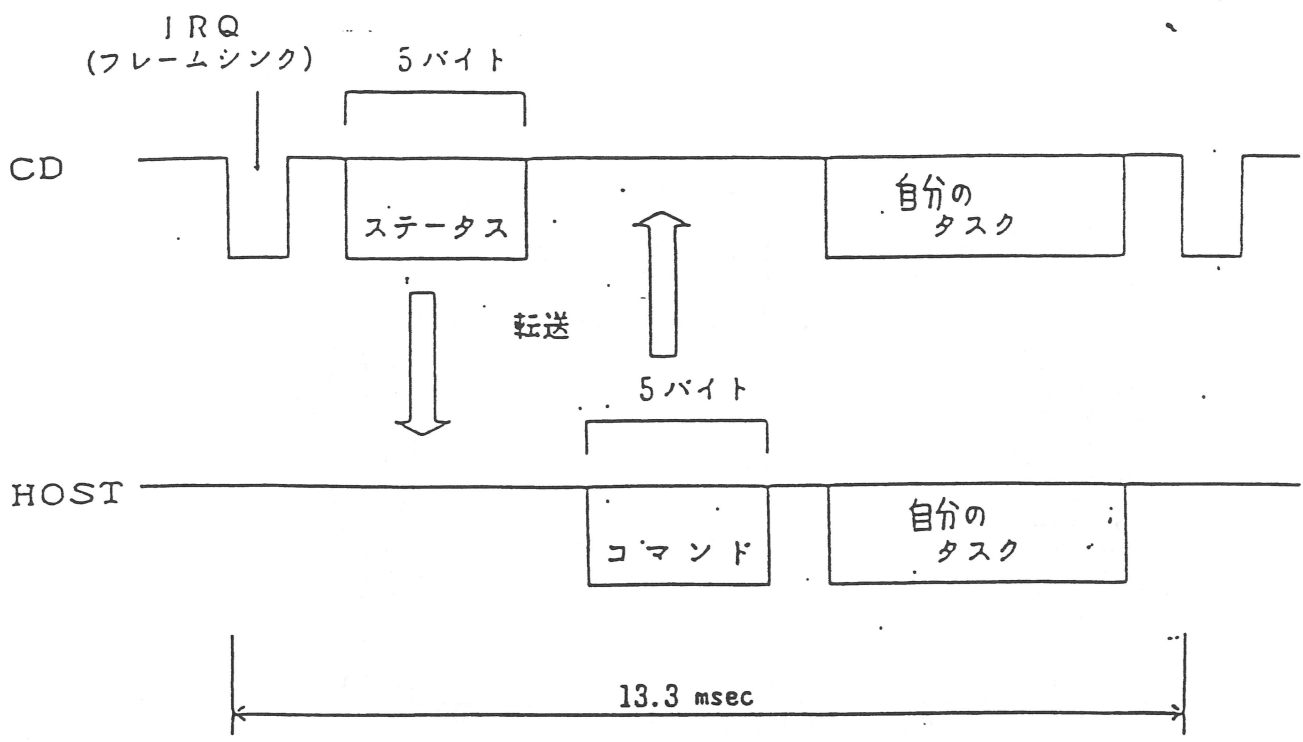


Fig.4-(B)

CD
ICXD-2500R

コネクタ 1			コネクタ 2		
1	BLCK	ビットクロック	1	CDCK	CDメカコンクロック
2	DATA	シリアルデータ	2	HOCK	ホストCPUクロック
3	LRCK	左右識別クロック	3	GND	—
4	C2PO	エラーフラグ	4	DB0	データバス0
5	SCOR	サブコードシンク	5	DB1	データバス1
6	SBSO	サブコードデータ	6	DB2	データバス2
7	WFCK	フレームクロック	7	DB3	データバス3
8	EXCK	読み出しロック	8	IRQ	IRQリクエスト
9	GND	—	9	SGND	(CDメカコン)接続ピン
10	16MHz	DF用クロック	10	RESET	CDハードリセット

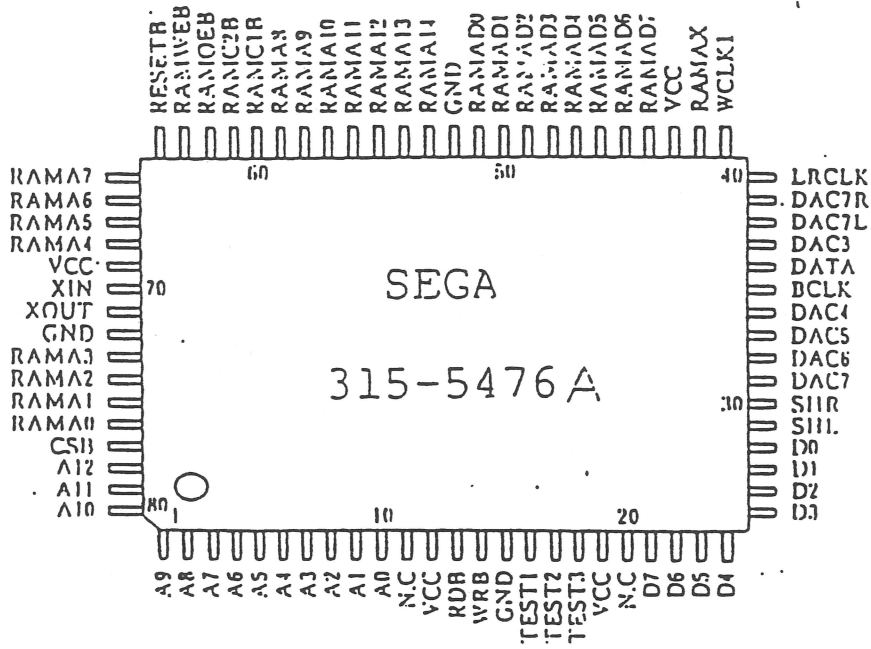
Fig.5

315-5476A

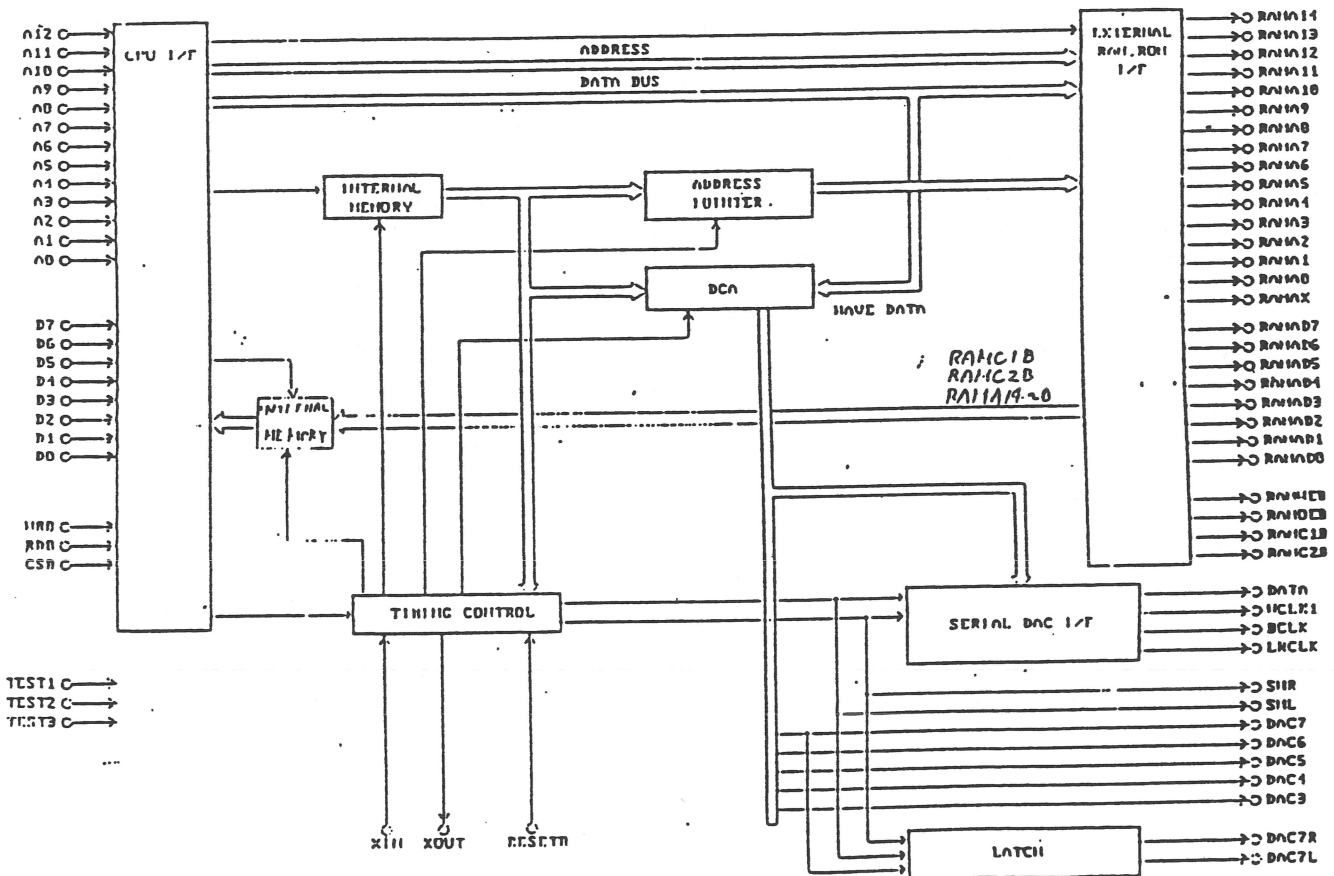
MAIN BOARD FOR 172

端子接続図

(上面図)



BLOCK DIAGRAM

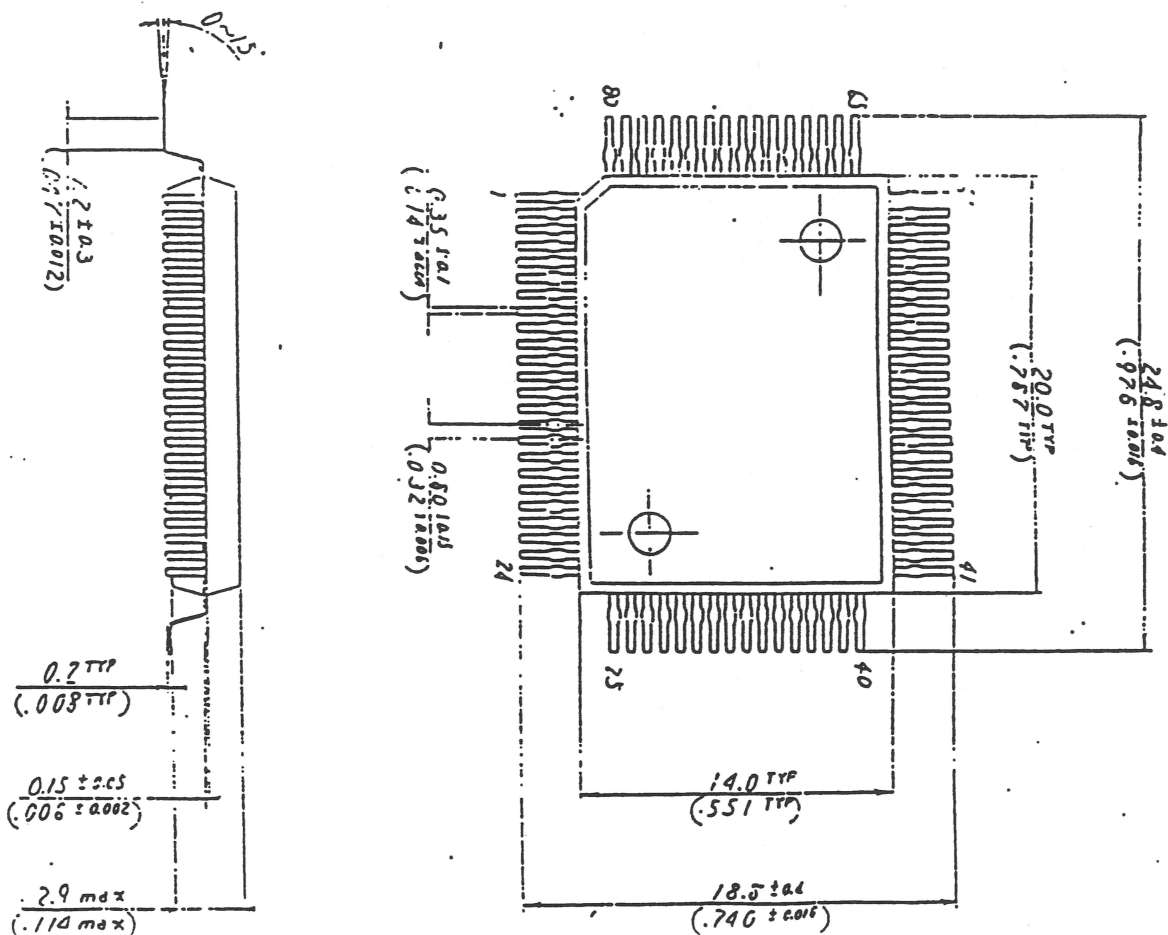


端子名	入出力	機能
A12	I	マイクロコンピュータから入力されるアドレス信号
A11	I	
A10	I	
A9	I	
A8	I	
A7	I	
A6	I	
A5	I	
A4	I	
A3	I	
A2	I	
A1	I	
A0	I	
D7	I/O	マイクロコンピュータとの間のデータバス信号
D6	I/O	
D5	I/O	
D4	I/O	
D3	I/O	
D2	I/O	
D1	I/O	
D0	I/O	
CSB	I	マイクロコンピュータから入力されるチップセレクト信号
RDB	I	マイクロコンピュータから入力されるリード信号
WRB	I	マイクロコンピュータから入力されるライト信号
RAMAD7	I/O	Pseudo SRAMとの接続時は、SRAMとの間の下位アドレス/データのマルチプレクス信号であり、MROMとの接続時は、MROMからのデータ入力信号となる。また、SRAMとの接続時は、SRAMとの間のデータバス信号となる。
RAMAD6	I/O	
RAMAD5	I/O	
RAMAD4	I/O	
RAMAD3	I/O	
RAMAD2	I/O	
RAMAD1	I/O	
RAMAD0	I/O	

端子名	入出力	機能
RESETB	I	リセット信号
XIN	I	水晶振動子の外付け端子
XOUT	O	XINへは、直接クロックの入力が可能
TEST1	I	テスト信号入力端子であり、通常の使用時には“L”固定
TEST2	I	但し、TEST2端子はMROM又は、SRAM使用時に
TEST3	I	“H”固定
VCC	-	電源端子
GND	-	グラウンド端子

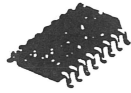
端子名	入出力	機能
RAMA14	O	SRAM&MROMの上位アドレス信号
RAMA13	O	
RAMA12	O	
RAMA11	O	
RAMA10	O	
RAMA9	O	
RAMA8	O	
RAMA7	O	
RAMA6	O	
RAMA5	O	
RAMA4	O	
RAMA3	O	
RAMA2	O	
RAMA1	O	
RAMA0	O	
RAMA \bar{A}	O	MROMの直下位のアドレス信号
RAMC2B	O	上位32KバイトのSRAM&MROMセレクト信号
RAMC1B	O	下位32KバイトのSRAM&MROMセレクト信号
RAMWE \bar{B}	O	Pseudo SRAM&SRAMのライト信号
RAMOE \bar{B}	O	Pseudo SRAM&SRAM&MROMのリード信号
DAC7	O	パラレルDACへ出力“R”データ/“L”データのマルチプレクス信号
DAC6	O	
DAC5	O	
DAC4	O	
DAC3	O	
SHL	O	DAC7-DAC3の“L”データ Sample/ Hold信号
SHR	O	DAC7-DAC3の“R”データ Sample/ Hold信号
DAC7R	O	DAC7の出力をSHRでサンプルホールドした信号
DAC7L	O	DAC7の出力をSHLでサンプルホールドした信号
WCLK1	O	シリアルDACへ出力するワードクロック信号
LRCLK	O	シリアルDACへ出力するLSクロック信号
DATA	O	シリアルDACへ出力するデジタルオーディオデータ信号
BCLK	O	シリアルDACへ出力するビットクロック信号

(注) シリアルDACとのI/Fは、MSBファーストのモードで行います



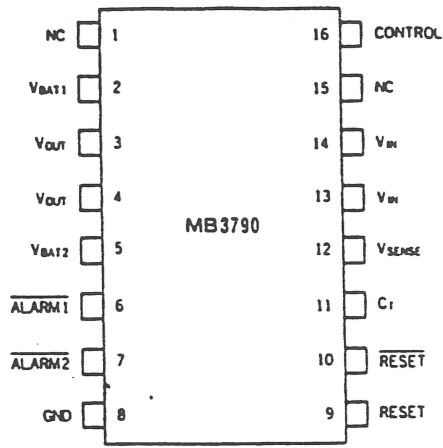
MB3790

プラスチック・SOP, 16ピン



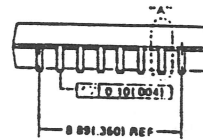
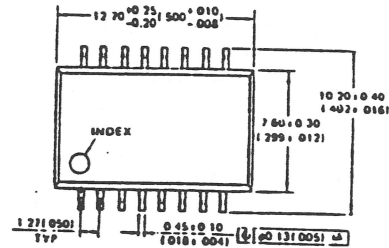
(FPT-16P-M06)

(TOP VIEW)

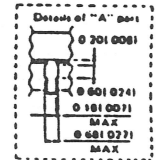
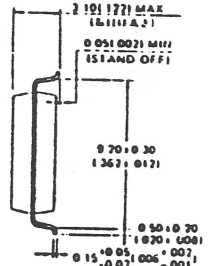


(FPT-16P-M06)

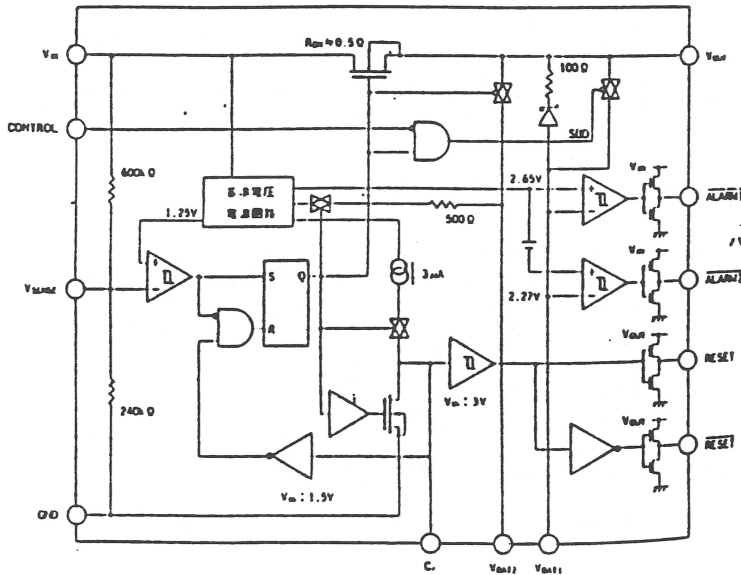
プラスチック・SOP, 16ピン
(FPT-16P-M03)



1992 FUJITSU LIMITED F16000S-3C-3



単位: mm (inches)



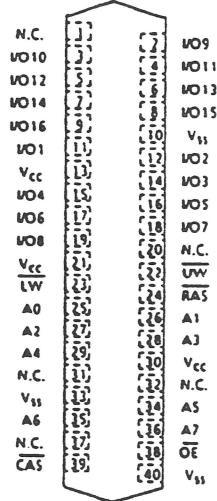
端子機能説明

端子番号	端子記号	I/O	機能説明
16P	20P		
1	1	(NC)	- 開放状態の未接続端子です。
2	2	V _{BAT1}	I 1次電池接続端子です。
3,4	3,4	V _{OUT}	O 出力電圧供給端子です。(出力電流値の範囲 I _{OUT} ≤ 200mA)
5	5	V _{BAT2}	I/O 2次電池接続端子です。 電源電圧が検出電圧(以下V _{SENSE})以上のときに、定電圧方式で2次電池を充電します。
-	6,7	(NC)	- 開放状態の未接続端子です。
6	8	ALARM1	O 1次電池アラーム信号用のオープン・コレクタ形式出力端子です。 電源電圧がV _{AL1} 以上のとき、1次電池電圧を監視します。電源電圧がV _{AL1} 以下では、監視を行いません。また、V _{BAT1} が2.65V以下では、出力電圧は、"L"レベルとなります。
7	9	ALARM2	O 1次電池アラーム信号用のオープン・コレクタ形式出力端子です。 電源電圧がV _{AL2} 以上のとき、1次電池電圧を監視します。電源電圧がV _{AL2} 以下では、監視を行いません。また、V _{BAT1} が2.37V以下では、出力電圧は、"L"レベルとなります。
8	10	GND	- 接地端子(0V)です。
9	11	RESET	O リセット信号出力端子です。 電源電圧がV _{RES} 以下になると、"H"レベルを出力します。 SRAMの電源電圧が規格範囲以下のときは、SRAMのCEまたはCSを直接制御して書き込み禁止とし、メモリデータを保護します。
10	12	RESET	O リセット信号の反転出力端子です。
11	13	C _T	- リセットパルス幅設定端子です。 この端子とGND間に、コンデンサを接続してパルス幅を設定します。
-	14,15	(NC)	- 開放状態の未接続端子です。
12	16	V _{SENSE}	I 電源電圧レベル検出用コンパレータ入力端子です。 使用方法は、「■アプリケーション」をご参照ください。
13,14	17,18	V _{ih}	I 入力電圧端子(5V)です。
15	19	(NC)	- 開放状態の未接続端子です。
16	20	CONTROL	I 出力制御用端子です。 使用方法は、「■アプリケーション」をご参照ください。

TC511664BJ/BZ-80, -10

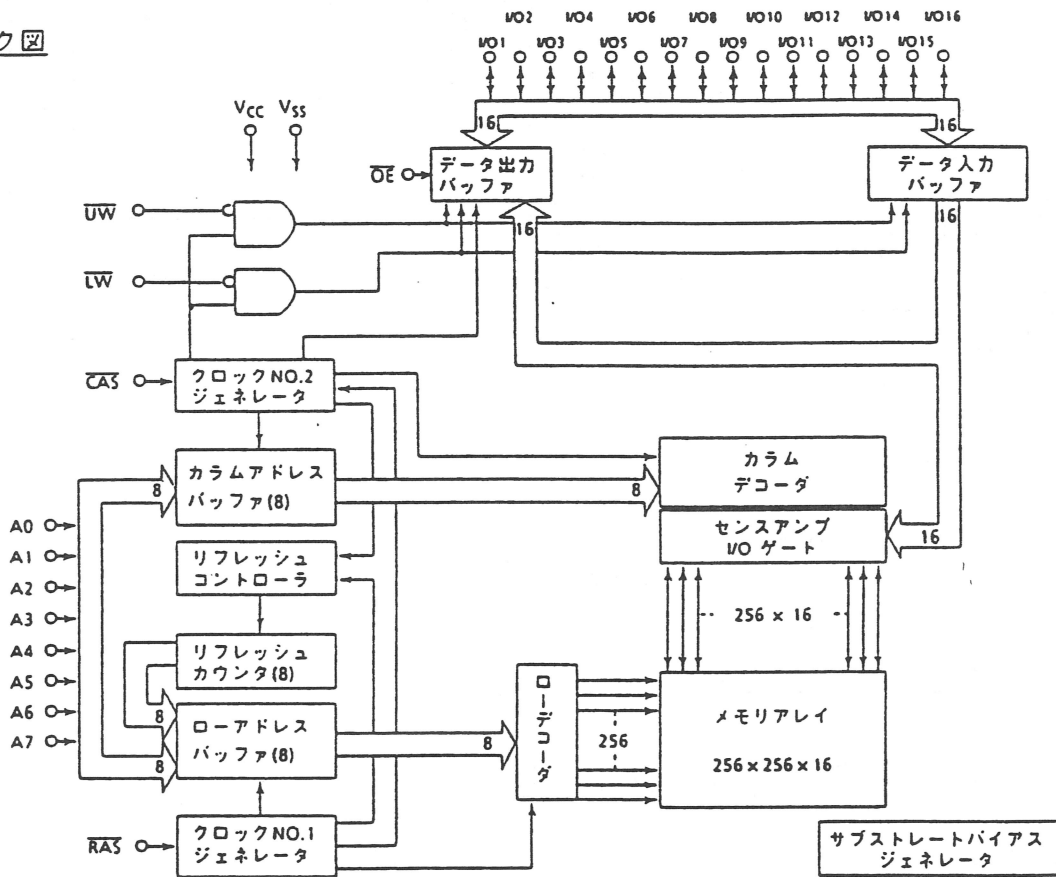
MAIN BOARD IC7, 8 1/1

プラスチック ZIP

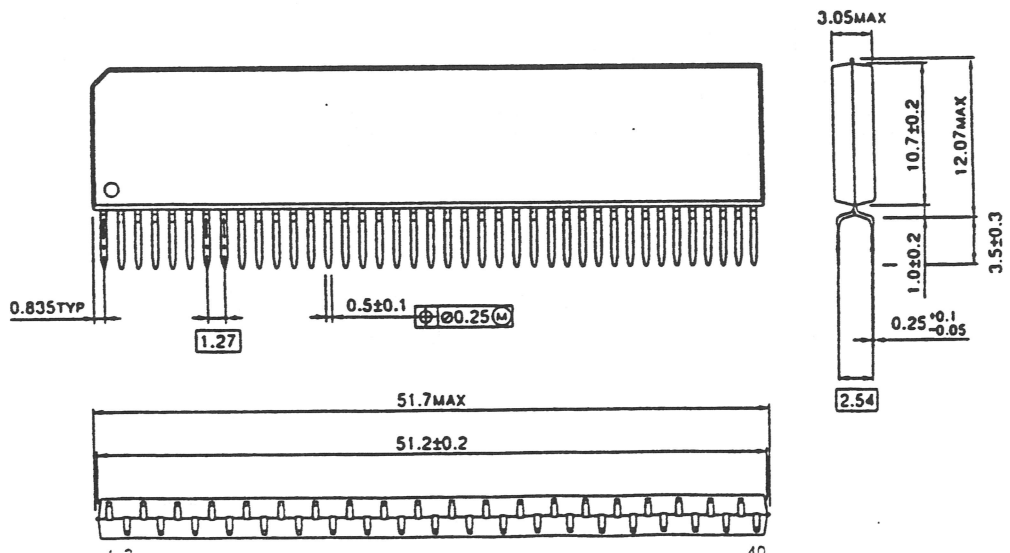


ピン接続図

ブロック図

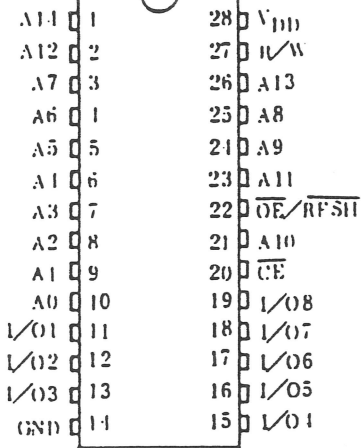


ZIP40-P-475



ピン接続

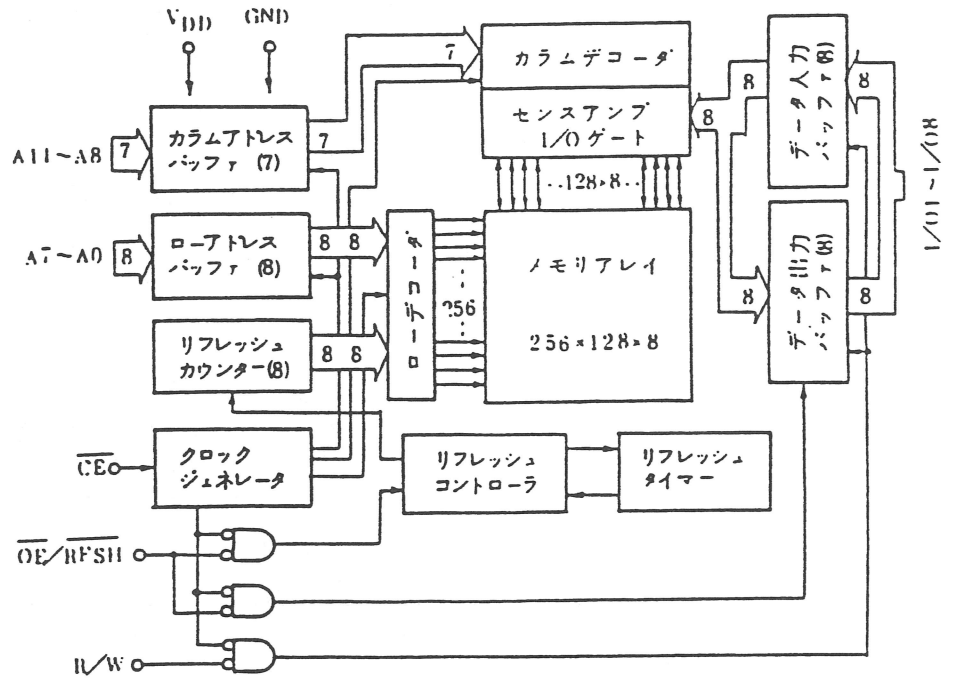
(TOP VIEW)



ピン名称

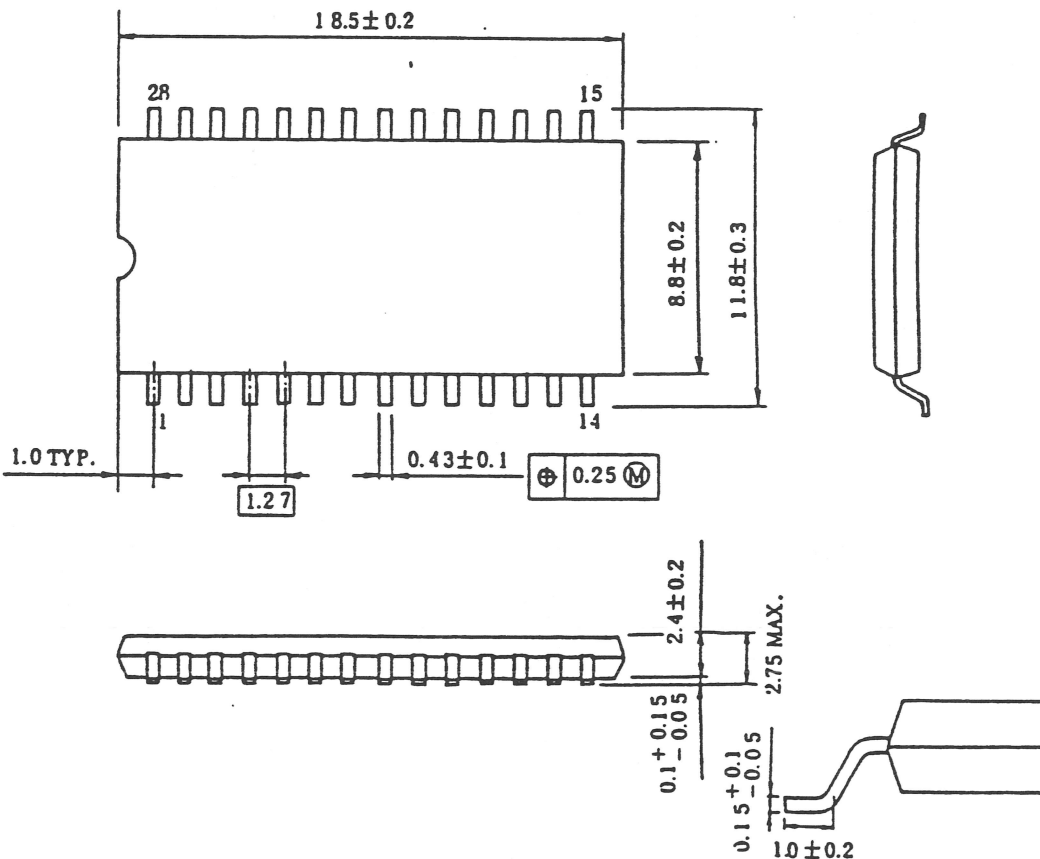
A0~A11	アドレス入力
I/W	リード・ライト入力
$\overline{OE/RFSH}$	出力イネーブル入力 リフレッシュ入力
\overline{CE}	チップイネーブル入力
I/O1~I/O8	データ入出力
VDD	電源端子
GND	グラウンド

ブロック図



SOP28ピン外形図

(SOP28-P-450)



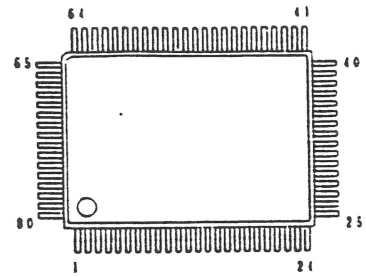
ピン配置表

LC8951

タイプ

- I : 入力ピン
- O : 出力ピン
- B : 双方向ピン
- P : 電源ピン
- NC : 接続せず

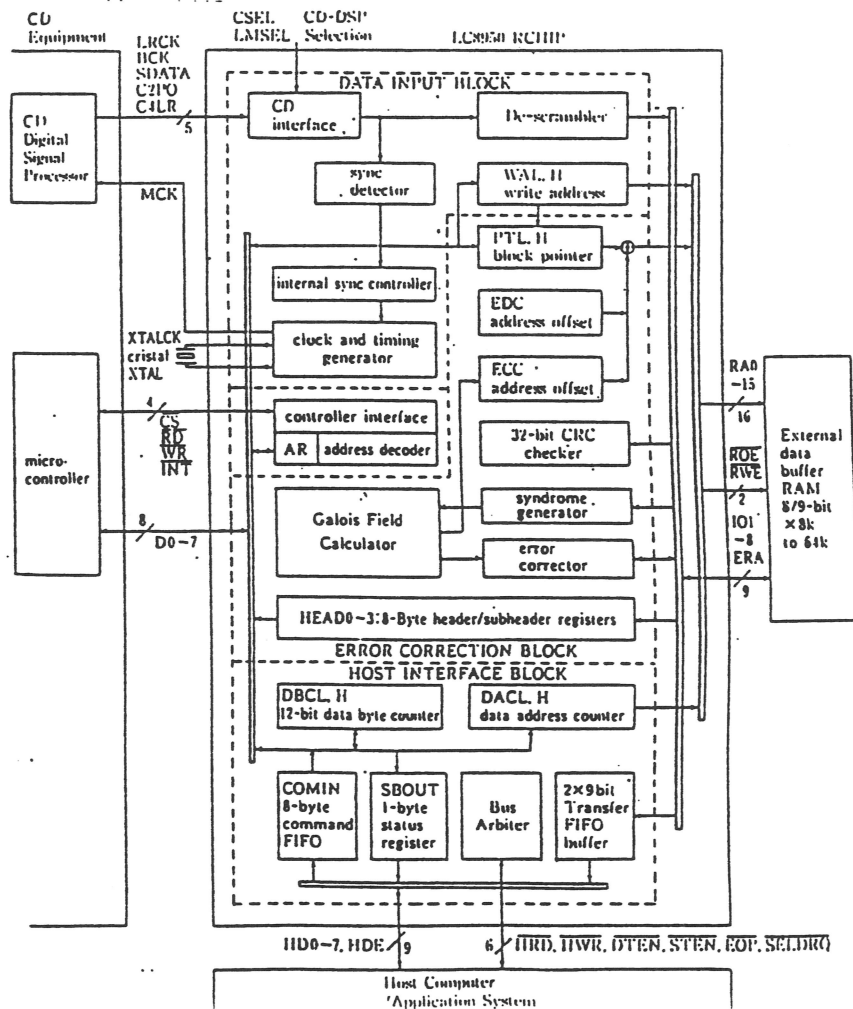
(注) V_{DD}, V_{SS} は、オープンにせず必ず電源、GNDに接続して下さい。



番号	ピン名	タイプ
1	V _{SS}	P
2	RA6	O
3	RA7	O
4	RA8	O
5	RA9	O
6	RA10	O
7	RA11	O
8	RA12	O
9	RA13	O
10	RA14	O
11	RA15	O
12	∕RWE	O
13	V _{SS}	P
14	∕ROE	O
15	ERA	B
16	O8	B
17	O7	B
18	O6	B
19	O5	B
20	O4	B
21	O3	B
22	O2	B
23	O1	B
24	V _{SS}	P
25	EXTAL	I
26	XTAL	O
27	TESTA	I
28	TESTB	I
29	CSEL	I
30	LMSEL	I
31	V _{DD}	P
32	LRCK	I
33	SDATA	I
34	BCK	I
35	C4LR	I
36	C2PO	I
37	MCK	O
38	D0	B
39	D1	B
40	D2	B

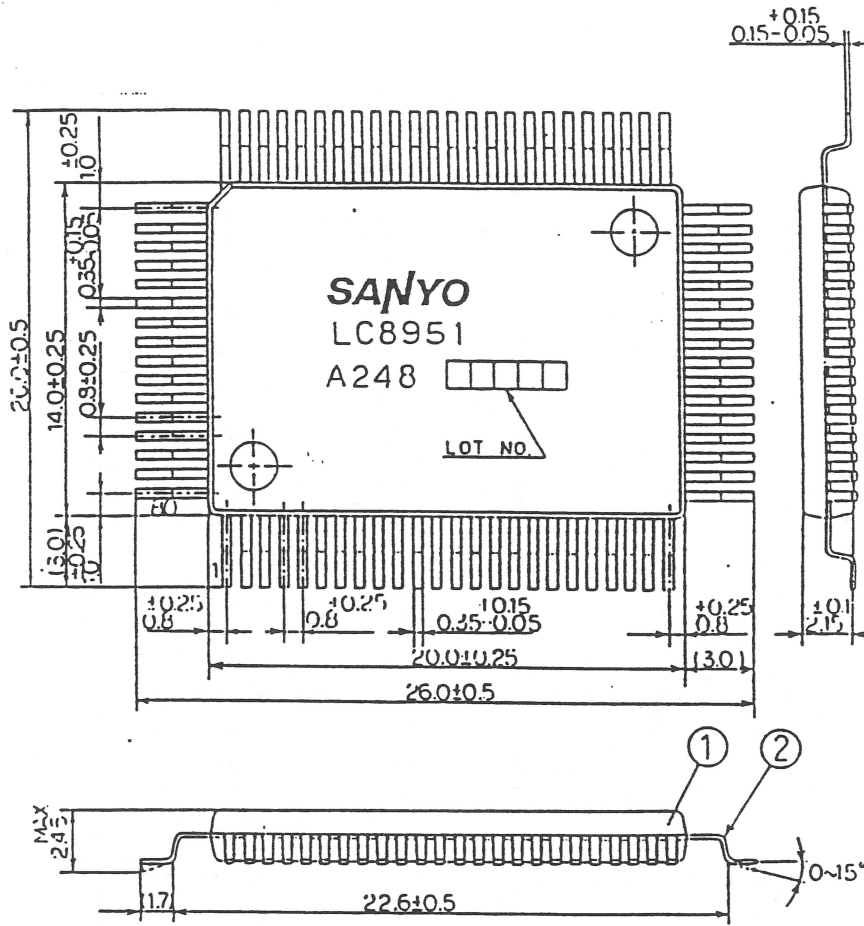
番号	ピン名	タイプ
80	RA5	O
79	RA4	O
78	RA3	O
77	RA2	O
76	RA1	O
75	RA0	O
74	∕SELDRO	I
73	V _{DD}	P
72	HD0	B
71	HD1	B
70	HD2	B
69	HD3	B
68	HD4	B
67	HD5	B
66	HD6	B
65	HD7	B
64	V _{SS}	P
63	∕HDE	O
62	∕RCS	O
61	∕EOP	O
60	∕STEN	O
59	∕DTEN	O
58	∕WAIT	O
57	∕CMD	I
56	∕HRD	I
55	∕HRW	I
54	∕ENABLE	I
53	∕RESET	I
52	V _{SS}	P
51	∕INT	O
50	∕CS	O
49	∕WR	I
48	∕RD	I
47	RS	I
46	D7	B
45	D6	B
44	D5	B
43	D4	B
42	D3	B
41	V _{DD}	P

ブロック図

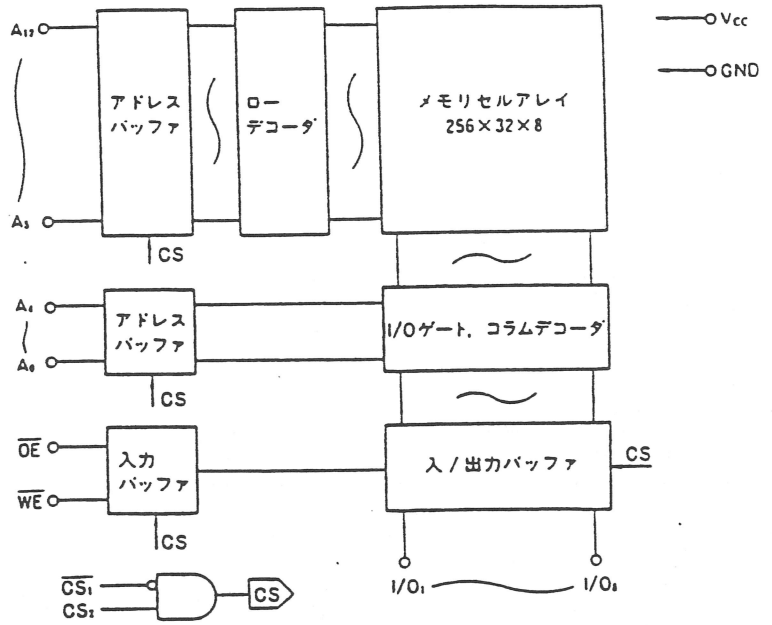
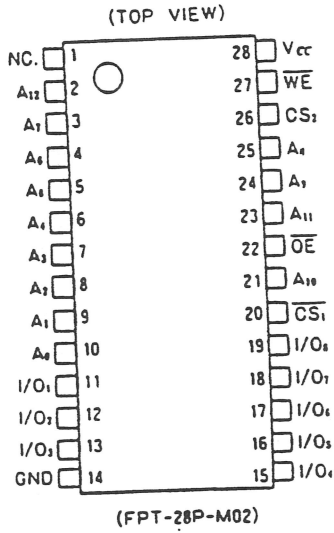


外形寸法図

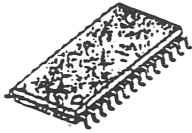
尺度	5/1	単位	mm
----	-----	----	----



MB8464A

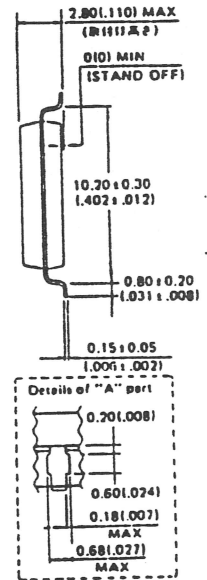
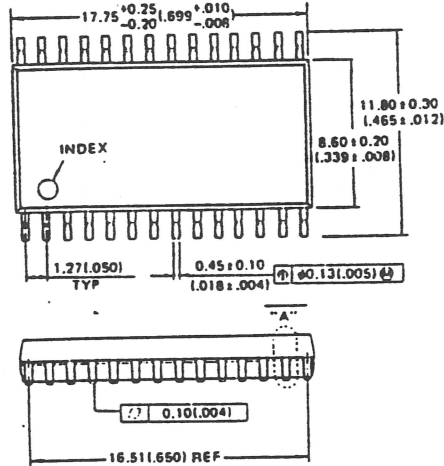


プラスチック・SOP, 28ピン



(FPT-28P-M02)

プラスチック・SOP, 28ピン
(FPT-28P-M02)



LC7883M

■ピンレイアウト

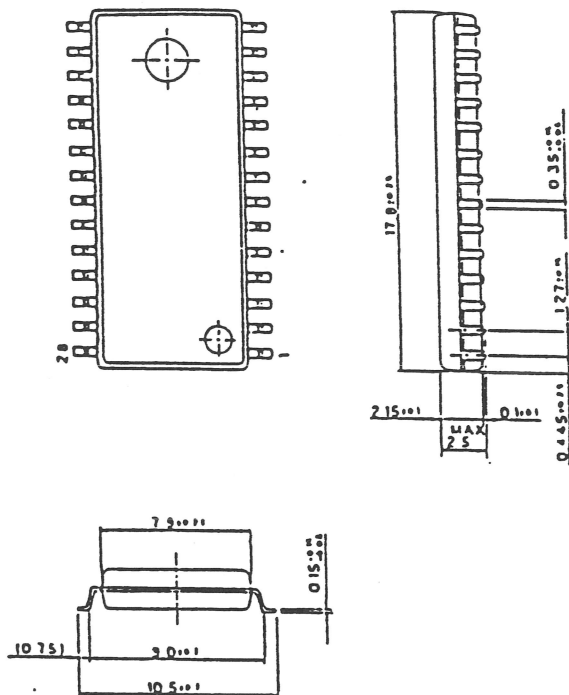
■端子説明

X No	PIN name	I/O	FUNCTION
1	CH1OUT	O	D A C C H - 1 出力端子
2	VrefH	R	基準電圧“H”入力端子
3	AVDD	P	アナログ系電源端子
4	DVDD	P	デジタル系電源端子
5	BCLK	I	ビットクロック端子
	DATA	I	デジタルオーディオデータ入力端子 MSB側よりビットシリアルで入力
7	LRCK	I	LRクロック入力端子 LRCK="H" CH1 LRCK="L" CH2
8	TEST	I	テスト端子 (通常“L”)
9	ATT	I	アッテネートデータ入力端子 LSB側よりビットシリアルで入力
10	SHIFT	I	アッテネートデータ転送クロック入力端子
11	LATCH	I	アッテネートデータラッチクロック入力端子
12	INITB	I	初期化信号入力端子 (通常“H”)

CH1OUT	1	28	CH2OUT
VrefH	2	27	VrefL
AVDD	3	26	AGND
DVDD	4	25	XOUT
BCLK	5	24	XIN
DATA	6	23	CLKOUT
LRCK	7	22	DGND
TEST	8	21	TEST
ATT	9	20	TEST
SHIFT	10	19	MODE
LATCH	11	18	SOC1
INITB	12	17	SOC2
TEST	13	16	D/X
EMPH2	14	15	EMPH1

PIN No	PIN name	I/O	FUNCTION
13	TEST	I	テスト端子 (通常“L”)
14	EMPH2	I	ディエンファシス設定端子
15	EMPH1	I	
16	D/X	I	倍速/標準速切替端子
17	SOC2	I	入力ソース選択端子 (PULL DOWN)
18	SOC1	I	
19	MODE	I	動作モード設定端子 (PULL DOWN)
20	TEST	I	テスト端子 (通常“L”) (PULL DOWN)
21	TEST	I	
22	DGND	P	デジタル系GND端子
23	CLKOUT	O	クロック出力端子 392Fs : 1/2 XOUT 384Fs, 448Fs, 512Fs : 1/4 XOUT
24	XIN	I	水晶発振器入力端子
25	XOUT	O	水晶発振器出力端子
26	AGND	P	アナログ系GND端子
27	VrefL	R	基準電圧“L”入力端子
28	CH2OUT	O	D A C C H - 2 出力端子

外形図



I : INPUT PIN
O : OUTPUT PIN
P : POWER PIN
R : REFERENCE VOLTAGE PIN

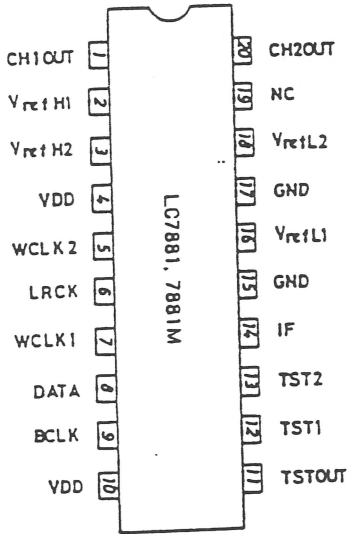
MFP - 28

(375mil)

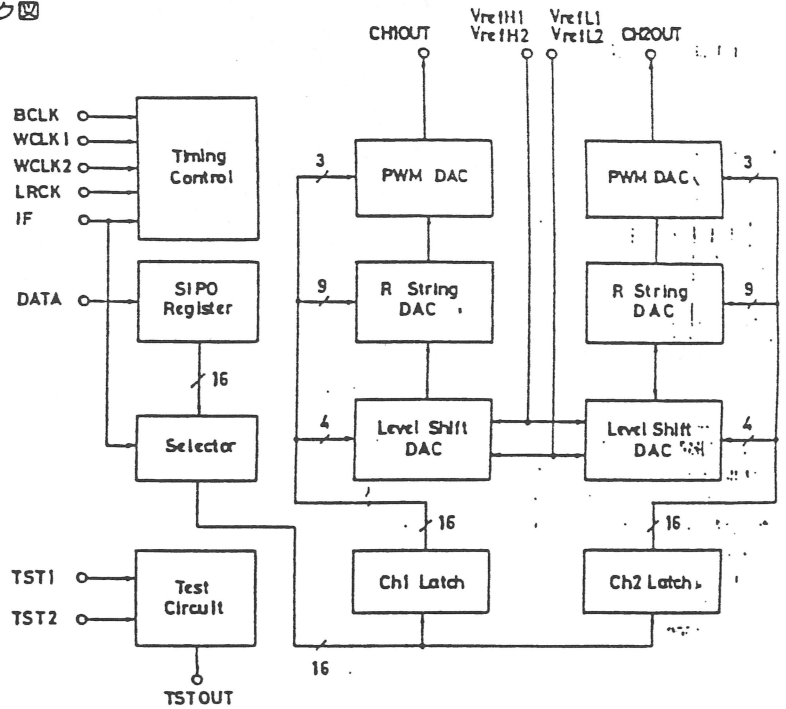
CMOS LSI

7881M - デジタルオーディオ用 16ビットDAコンバータ

ピン配置図

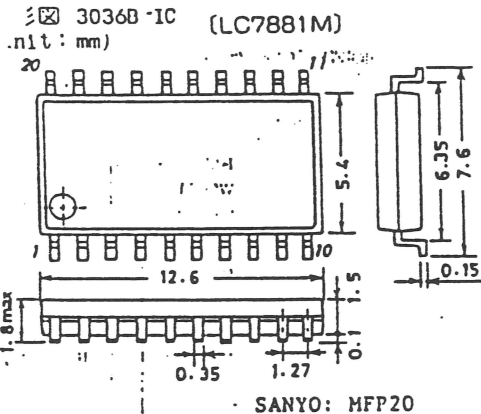


等価回路ブロック図



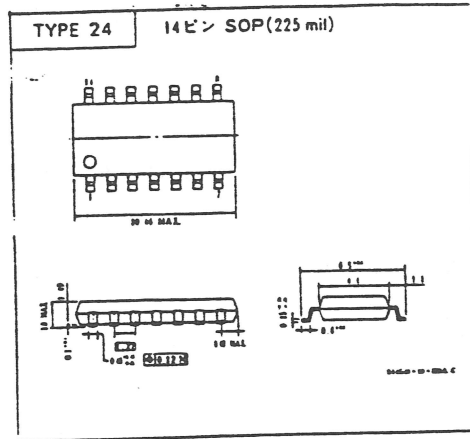
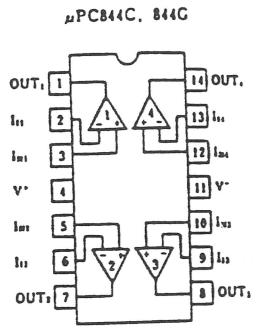
端子説明

ピン番号	名称	機能・動作の説明
1	CH1 OUT	CH1 出力端子
2	VrefH1	基準電圧 "H" 入力端子 1 (動作説明 参照)
3	VrefH2	基準電圧 "H" 入力端子 2 (動作説明 参照)
4	VDD	電源電圧端子 +5V
5	WCLK2	ワードクロック入力端子 2 IF = "H" レベルの時、WCLK2 を "L" レベルにする必要がある。 IF = "L" レベルの時、WCLK2 の立下りを使い、デジタルオーディオデータの CH1 データをラッチする内部信号を作っている。
6	LRCK	LR クロック入力端子 入力デジタルオーディオデータの CH1, CH2 を示す。 LRCK = "H" レベルの時 CH1 LRCK = "L" レベルの時 CH2 に対応する。
7	WCLK1	ワードクロック入力端子 1 IF = "H" レベルの時、WCLK1 の立下りを使い CH1, CH2 両チャンネルのデータをラッチする内部信号を作っている。 IF = "L" レベルの時、WCLK1 の立下りを使いデジタルオーディオデータの CH2 データをラッチする内部信号を作っている。
8	DATA	デジタルオーディオデータ入力端子 デジタルオーディオデータ、MSB 側からビットシリアルで入力される。 IF = "H" レベルの時、MSB 側からビットシリアルで入力される。 IF = "L" レベルの時、LSB 側からビットシリアルで入力される。
9	BCLK	ビットクロック端子 デジタルオーディオデータをビットシリアルに LSI 内部に読み込むためのクロック、及び PWM DAC のクロックである。
10	VDD	電源電圧端子 +5V
11	TSTOUT	テスト用出力端子 通常は、オープンにしておく。
12	TST1	テスト用入力端子
13	TST2	通常は GND に接続すること。
14	IF	インターフェイス切替端子 デジタルオーディオデータの入力形式が、 IF = "H" レベルの時 MSB ファースト IF = "L" レベルの時 LSB ファースト になる。
15	GND	GND 端子
16	VrefL1	基準電圧 "L" 入力端子 1 (動作説明 参照)
17	GND	GND 端子
18	VrefL2	基準電圧 "L" 入力端子 2 (動作説明 参照)
19	NC	NO CONNECTION
20	CH2 OUT	CH2 出力端子



μPC844

端子接続 (Top View)



SUB BOARD IC3, 4, 5 1/1

MEGA-CD

EUROPE

PARTS LIST OF PCB

PARTS LIST

PART NO. : 837-8952
 DESCRIPTION : IC BD MEGA-CD MAIN BD EXPORT

LINE	LOCATE	DNO OR	PART NO.	DESCRIPTION
1.00	PCB	1	171-6326A	PC BD MEGA-CD MAIN BD EXPORT
2.00	LED	2	250-5258	LED BRACKET MEGA-CD
3.00	LD1	3	253-6444	LED COVER MEGA-CD
4.00	LD2	3	253-6444	LED COVER MEGA-CD
5.00	IC1	101	1 315-0637	IC MC68HC000FN12 PLCC
6.00	IC1	101	2 315-0650	IC HD68HC000CP-12 PLCC
7.00	IC1	101	3 315-0626	IC TMP68HC000T-12 PLCC
8.00	IC2	102	315-5548	IC CUSTOM CHIP MCE2
9.00	IC3	103	315-5476A	IC CUSTOM CHIP RF5C164A
10.00	IC4	104	1 EPR-15045	IC SEGA-CD BOOT ROM
11.00	IC4	104	2 MPR-15045	IC SEGA-CD BOOT ROM
12.00	IC5	105	315-0739-10	IC UPD424270-10 SOJ
13.00	IC6	106	313-5190	IC MB3790 SOP 16PIN
14.00	IC7	107	1 315-0627-80	IC TC511664BZ-80 ZIP
15.00	IC7	107	2 315-0627-80-01	IC TC511664Z-80 ZIP
16.00	IC8	107	1 315-0627-80	IC TC511664BZ-80 ZIP
17.00	IC8	107	2 315-0627-80-01	IC TC511664Z-80 ZIP
18.00	IC9	108	314-0521	IC 74HC245 SOP
19.00	IC10	109	1 315-0677	IC TC51832FL-10 SOP
20.00	IC10	109	2 315-0547-10	IC HM65256BLFP-10 SOP
21.00	IC11	109	1 315-0677	IC TC51832FL-10 SOP
22.00	IC11	109	2 315-0547-10	IC HM65256BLFP-10 SOP
23.00	IC12	110	1 314-0549	IC MB74HC86 SOP
24.00	IC12	110	2 314-0549-01	IC TC74HC86 SOP
25.00	IC12	110	3 314-0549-02	IC HD74HC86 SOP
26.00	IC13	111	313-5181	IC LC8951 QFP
27.00	IC14	112	1 315-0651	IC MB8464A-80 SOP 28P
28.00	IC14	112	2 315-0651-90	IC MB8464A-90 SOP 28P
29.00	IC15	112	1 315-0651	IC MB8464A-80 SOP 28P
30.00	IC15	112	2 315-0651-90	IC MB8464A-90 SOP 28P
31.00	IC16	113	315-0635	IC MB846410LL PF-G-BND
32.00	IC17	114	1 314-0540	IC 74AC74 SOP
33.00	IC17	114	2 314-0548	IC 74VHC74 SOP
34.00	TR1	115	482-5126	XSTR 2SC1623 L5..7 CHIP
35.00	TR2	115	482-5126	XSTR 2SC1623 L5..7 CHIP
36.00	BT	116	1 401-0036	BATTERY AL2032-HC1
37.00	BT	116	2 401-0037	BATTERY ML2016-HS1
38.00	LD1	117	390-5366	LED GL5PR44 RED
39.00	LD2	118	390-5367	LED GL5KG44 GREEN
40.00	OSC	119	230-5081	XTAL OSC 50MHZ
41.00	FB1	120	270-5029	LINE FILTER RING TYPE
42.00	FB2	120	270-5029	LINE FILTER RING TYPE
43.00	FB3	120	270-5029	LINE FILTER RING TYPE
44.00	FB4	910	NOT USED	NOT USED
45.00	FB5	910	NOT USED	NOT USED
46.00	FB6	910	NOT USED	NOT USED
47.00	FB7	910	NOT USED	NOT USED
48.00	FB8	910	NOT USED	NOT USED
49.00	FB9	910	NOT USED	NOT USED
50.00	FB10	910	NOT USED	NOT USED
51.00	FB11	910	NOT USED	NOT USED
52.00	FB12	120	270-5029	LINE FILTER RING TYPE
53.00	FB13	120	270-5029	LINE FILTER RING TYPE
54.00	FB14	120	270-5029	LINE FILTER RING TYPE
55.00	FB15	121	270-5054	LINE FILTER RING TYPE 3T
56.00	FB16	120	270-5029	LINE FILTER RING TYPE

PART NO. : 837-8952
 DESCRIPTION : IC BD MEGA-CD MAIN BD EXPORT

LINE	LOCATE	DNO	OR	PART NO.	DESCRIPTION
57.00	FB17	122		271-0005-1	BEADS INDUCTOR FBA04VA600VB-00
58.00	FB18	910		NOT USED	NOT USED
59.00	EM1	123		271-0040	EMI FILTER FILMAC TH18103MA
60.00	EM2	123		271-0040	EMI FILTER FILMAC TH18103MA
61.00	EM3	910		NOT USED	NOT USED
62.00	CN1	124	1	212-5307-25	CONN JST 25FE-ST
63.00	CN1	124	2	212-5324-25	CONN FFC CFF1325-0101
64.00	CN1	124	3	212-5326-25	CONN FFC HLEM 25R-1
65.00	CN1	124	4	212-5335-25	CONN FFC 00-8370-257-000
66.00	CN1	124	5	212-5337-25	CONN FFC IMSA-9603S-25F
67.00	CN3	125	1	212-5306-21	CONN JST 21FE-BT
68.00	CN3	125	2	212-5323-21	CONN FFC CFF1121-0101
69.00	CN3	125	3	212-5325-21	CONN FFC HLEM 21S-1
70.00	CN3	125	4	212-5334-21	CONN FFC 00-8370-211-000
71.00	CN3	125	5	212-5336-21	CONN FFC IMSA-9603S-21C
72.00	R1	126		476-2472-J-10	RES CHIP 4.7KOHM 1/10W 5%
	R2	126		476-2472-J-10	RES CHIP 4.7KOHM 1/10W 5%
74.00	R3	126		476-2472-J-10	RES CHIP 4.7KOHM 1/10W 5%
75.00	R4	126		476-2472-J-10	RES CHIP 4.7KOHM 1/10W 5%
76.00	R5	127		476-2222-J-10	RES CHIP 2.2KOHM 1/10W 5%
77.00	R6	128		476-2161-J-10	RES CHIP 160 OHM 1/10W 5%
78.00	R7	129		476-2361-J-10	RES CHIP 360 OHM 1/10W 5%
79.00	R8	910		NOT USED	NOT USED
80.00	R9	910		NOT USED	NOT USED
81.00	R10	910		NOT USED	NOT USED
82.00	R11	910		NOT USED	NOT USED
83.00	R12	130		479-5005-0000	RES CHIP 0 OHM 1/10W 2125
84.00	C1	131		151-0326	CAP CER CP 1000PF 50V K B 2125
85.00	C2	132		151-0265	CAP CER CP 0.1UF 25V ZF 2125
86.00	C3	132		151-0265	CAP CER CP 0.1UF 25V ZF 2125
87.00	C4	132		151-0265	CAP CER CP 0.1UF 25V ZF 2125
88.00	C5	132		151-0265	CAP CER CP 0.1UF 25V ZF 2125
89.00	C6	132		151-0265	CAP CER CP 0.1UF 25V ZF 2125
90.00	C7	132		151-0265	CAP CER CP 0.1UF 25V ZF 2125
91.00	C8	132		151-0265	CAP CER CP 0.1UF 25V ZF 2125
92.00	C9	132		151-0265	CAP CER CP 0.1UF 25V ZF 2125
93.00	C10	132		151-0265	CAP CER CP 0.1UF 25V ZF 2125
94.00	C11	132		151-0265	CAP CER CP 0.1UF 25V ZF 2125
95.00	C12	132		151-0265	CAP CER CP 0.1UF 25V ZF 2125
96.00	C13	132		151-0265	CAP CER CP 0.1UF 25V ZF 2125
97.00	C14	132		151-0265	CAP CER CP 0.1UF 25V ZF 2125
98.00	C15	132		151-0265	CAP CER CP 0.1UF 25V ZF 2125
99.00	C16	132		151-0265	CAP CER CP 0.1UF 25V ZF 2125
100.00	C17	132		151-0265	CAP CER CP 0.1UF 25V ZF 2125
101.00	C18	132		151-0265	CAP CER CP 0.1UF 25V ZF 2125
102.00	C19	132		151-0265	CAP CER CP 0.1UF 25V ZF 2125
103.00	C20	132		151-0265	CAP CER CP 0.1UF 25V ZF 2125
104.00	C21	133		151-0334	CAP CER CP 100PF 50V J CH 2125
105.00	C22	133		151-0334	CAP CER CP 100PF 50V J CH 2125
106.00	C23	133		151-0334	CAP CER CP 100PF 50V J CH 2125
107.00	C24	133		151-0334	CAP CER CP 100PF 50V J CH 2125
108.00	C25	133		151-0334	CAP CER CP 100PF 50V J CH 2125
109.00	C26	133		151-0334	CAP CER CP 100PF 50V J CH 2125
110.00	C27	133		151-0334	CAP CER CP 100PF 50V J CH 2125

PARTS LIST

PART NO. : 837-8952

DESCRIPTION : IC BD MEGA-CD MAIN BD EXPORT

LINE	LOCATE	DNO OR	PART NO.	DESCRIPTION
111.00	C28	133	151-0334	CAP CER CP 100PF 50V J CH 2125
112.00	C29	134	151-0308	CAP CER CP 18PF 50V CH2125
113.00	C30	133	151-0334	CAP CER CP 100PF 50V J CH 2125
114.00	C31	133	151-0334	CAP CER CP 100PF 50V J CH 2125
115.00	C32	133	151-0334	CAP CER CP 100PF 50V J CH 2125
116.00	C33	135	151-0318	CAP CER CHIP 33PF 50V CH2125
117.00	C34	135	151-0318	CAP CER CHIP 33PF 50V CH2125
118.00	C35	136	151-0328	CAP CER CHIP 22PF 50V CH 2125
119.00	C36	137	151-0329	CAP CER CHIP 220PF 50V CH 2125
120.00	C37	138	151-0359	CAP CER CP 330PF 50V CH 2125
121.00	C38	139	151-0351	CAP CER CP 120PF 50V CH 2125
122.00	C39	140	151-0360	CAP CER CHIP 150PF 50V CH2125
123.00	C40	140	151-0360	CAP CER CHIP 150PF 50V CH2125
124.00	C41	141	1 150-0400	CAP E CP 10UF16V MV16VC10(3*5
125.00	C41	141	2 150-0400-01	CAP E CP 10UF16V UWX1C100MCR
126.00	C42	141	1 150-0400	CAP E CP 10UF16V MV16VC10(3*5
127.00	C42	141	2 150-0400-01	CAP E CP 10UF16V UWX1C100MCR
128.00	C43	141	1 150-0400	CAP E CP 10UF16V MV16VC10(3*5
129.00	C43	141	2 150-0400-01	CAP E CP 10UF16V UWX1C100MCR
130.00	C44	141	1 150-0400	CAP E CP 10UF16V MV16VC10(3*5
131.00	C44	141	2 150-0400-01	CAP E CP 10UF16V UWX1C100MCR
132.00	C45	141	1 150-0400	CAP E CP 10UF16V MV16VC10(3*5
133.00	C45	141	2 150-0400-01	CAP E CP 10UF16V UWX1C100MCR
134.00	C46	141	1 150-0400	CAP E CP 10UF16V MV16VC10(3*5
135.00	C46	141	2 150-0400-01	CAP E CP 10UF16V UWX1C100MCR
136.00	C47	141	1 150-0400	CAP E CP 10UF16V MV16VC10(3*5
137.00	C47	141	2 150-0400-01	CAP E CP 10UF16V UWX1C100MCR
138.00	C48	141	1 150-0400	CAP E CP 10UF16V MV16VC10(3*5
139.00	C48	141	2 150-0400-01	CAP E CP 10UF16V UWX1C100MCR
140.00	C49	141	1 150-0400	CAP E CP 10UF16V MV16VC10(3*5
141.00	C49	141	2 150-0400-01	CAP E CP 10UF16V UWX1C100MCR
142.00	C50	141	1 150-0400	CAP E CP 10UF16V MV16VC10(3*5
143.00	C50	141	2 150-0400-01	CAP E CP 10UF16V UWX1C100MCR
144.00	C51	142	150-0401	CAP E 100UF 6.3V RADIAL
145.00	C52	142	150-0401	CAP E 100UF 6.3V RADIAL
146.00	C53	910	NOT USED	NOT USED
147.00	C54	910	NOT USED	NOT USED
148.00	C55	133	151-0334	CAP CER CP 100PF 50V J CH 212
149.00	C56	910	NOT USED	NOT USED
150.00	C57	910	NOT USED	NOT USED
151.00	C58	910	NOT USED	NOT USED
152.00	IC4	143	213-0071-40	AMP DL DIP SKTS 40P
153.00	LED	201	000-0308	M SCR PH M3*8

PART NO. : 837-8953

DESCRIPTION : IC BD MEGA-CD SUB BD EXPORT

NE	LOCATE	DNO OR	PART NO.	DESCRIPTION
1.00	PCB	1	171-6327A	PC BD MEGA-CD SUB BD EXPORT
2.00	HEAT SINK	2	530-5047	HEAT SINK 17PB23L25
3.00	IC1	101	313-5184	IC LC7883KM SOP
4.00	IC2	102	313-5183	IC LC7881M-C SOP
5.00	IC3	103	313-5185	IC UPC844G2 SOP
6.00	IC4	103	313-5185	IC UPC844G2 SOP
7.00	IC5	103	313-5185	IC UPC844G2 SOP
8.00	IC6	104	313-5193	IC UPC2405HF
9.00	TR1	105	482-5126	XSTR 2SC1623 L5..7 CHIP
10.00	TR2	105	482-5126	XSTR 2SC1623 L5..7 CHIP
11.00	TR3	105	482-5126	XSTR 2SC1623 L5..7 CHIP
12.00	TR4	106	482-5146-01 X	XSTR 2SB963-Z
13.00	L1	107	180-5073	P.COIL CHIP 100UH LEM4532T101K
14.00	L2	108	180-5093	CHOKE COIL PLT09H-2003R MURATA
15.00	D1	109	481-5038-01	DIODE 1SR-35-100A RADIAL
16.00	F1	110	514-5044	FUSE PICO II 25202.5 RADIAL
17.00	EM1	111	271-0007	EMI FILTER STX222MB
18.00	EM2	111	271-0007	EMI FILTER STX222MB
19.00	EM3	111	271-0007	EMI FILTER STX222MB
20.00	EM4	111	271-0007	EMI FILTER STX222MB
21.00	EM5	111	271-0007	EMI FILTER STX222MB
22.00	FB1	112	271-0005-1	BEADS INDUCTOR FBA04VA600VB-00
23.00	CN1	113	1 212-5306-21	CONN JST 21FE-BT
24.00	CN1	113	2 212-5323-21	CONN FFC CFF1121-0101
25.00	CN1	113	3 212-5325-21	CONN FFC HLEM 21S-1
26.00	CN1	113	4 212-5334-21	CONN FFC 00-8370-211-000
27.00	CN1	113	5 212-5336-21	CONN FFC IMSA-9603S-21C
28.00	CN2	114	212-5004	PIN PLUG FOR DC/NP UC-0056#1
29.00	CN3	115	210-5096	STEREO MINI JACK HSJ0874-01-440
30.00	CN4	116	210-5097	PHONO PIN JACK 2P
31.00	R1	117	476-2472-J-10	RES CHIP 4.7KOHM 1/10W 5%
32.00	R2	117	476-2472-J-10	RES CHIP 4.7KOHM 1/10W 5%
33.00	R3	117	476-2472-J-10	RES CHIP 4.7KOHM 1/10W 5%
34.00	R4	117	476-2472-J-10	RES CHIP 4.7KOHM 1/10W 5%
35.00	R5	117	476-2472-J-10	RES CHIP 4.7KOHM 1/10W 5%
36.00	R6	117	476-2472-J-10	RES CHIP 4.7KOHM 1/10W 5%
37.00	R7	117	476-2472-J-10	RES CHIP 4.7KOHM 1/10W 5%
38.00	R8	117	476-2472-J-10	RES CHIP 4.7KOHM 1/10W 5%
39.00	R9	117	476-2472-J-10	RES CHIP 4.7KOHM 1/10W 5%
40.00	R10	117	476-2472-J-10	RES CHIP 4.7KOHM 1/10W 5%
41.00	R11	117	476-2472-J-10	RES CHIP 4.7KOHM 1/10W 5%
42.00	R12	117	476-2472-J-10	RES CHIP 4.7KOHM 1/10W 5%
43.00	R13	117	476-2472-J-10	RES CHIP 4.7KOHM 1/10W 5%
44.00	R14	117	476-2472-J-10	RES CHIP 4.7KOHM 1/10W 5%
45.00	R15	117	476-2472-J-10	RES CHIP 4.7KOHM 1/10W 5%
46.00	R16	117	476-2472-J-10	RES CHIP 4.7KOHM 1/10W 5%
47.00	R17	117	476-2472-J-10	RES CHIP 4.7KOHM 1/10W 5%
48.00	R18	117	476-2472-J-10	RES CHIP 4.7KOHM 1/10W 5%
49.00	R19	117	476-2472-J-10	RES CHIP 4.7KOHM 1/10W 5%
50.00	R20	118	476-2331-J-10	RES CHIP 330 OHM 1/10W 5%
51.00	R21	118	476-2331-J-10	RES CHIP 330 OHM 1/10W 5%
52.00	R22	118	476-2331-J-10	RES CHIP 330 OHM 1/10W 5%
53.00	R23	118	476-2331-J-10	RES CHIP 330 OHM 1/10W 5%
54.00	R24	118	476-2331-J-10	RES CHIP 330 OHM 1/10W 5%
55.00	R25	118	476-2331-J-10	RES CHIP 330 OHM 1/10W 5%
56.00	R26	119	476-2162-J-10	RES CHIP 1.6KOHM 1/10W 5%
57.00	R27	119	476-2162-J-10	RES CHIP 1.6KOHM 1/10W 5%
58.00	R28	119	476-2162-J-10	RES CHIP 1.6KOHM 1/10W 5%
59.00	R29	120	476-2102-J-10	RES CHIP 1KOHM 1/10W 5%

PARTS LIST

PART NO. : 837-8953

DESCRIPTION : IC BD MEGA-CD SUB BD EXPORT

LINE	LOCATE	DNO OR	PART NO.	DESCRIPTION
60.00	R30	121	476-2332-J-10	RES CHIP 3.3KOHM 1/10W 5%
61.00	R31	121	476-2332-J-10	RES CHIP 3.3KOHM 1/10W 5%
62.00	R32	121	476-2332-J-10	RES CHIP 3.3KOHM 1/10W 5%
63.00	R33	122	476-2222-J-10	RES CHIP 2.2KOHM 1/10W 5%
64.00	R34	122	476-2222-J-10	RES CHIP 2.2KOHM 1/10W 5%
65.00	R35	122	476-2222-J-10	RES CHIP 2.2KOHM 1/10W 5%
66.00	R36	122	476-2222-J-10	RES CHIP 2.2KOHM 1/10W 5%
67.00	R37	122	476-2222-J-10	RES CHIP 2.2KOHM 1/10W 5%
68.00	R38	122	476-2222-J-10	RES CHIP 2.2KOHM 1/10W 5%
69.00	R39	123	476-2100-J-10	RES CHIP 10 OHM 1/10W 5%
70.00	R40	123	476-2100-J-10	RES CHIP 10 OHM 1/10W 5%
71.00	R41	124	476-2750-J-10	RES CHIP 75 OHM 1/10W 5%
72.00	R42	124	476-2750-J-10	RES CHIP 75 OHM 1/10W 5%
73.00	C1	125	150-0402	CAP E 10UF 16V RADIAL FAI_4
74.00	C2	125	150-0402	CAP E 10UF 16V RADIAL FAI_4
75.00	C3	125	150-0402	CAP E 10UF 16V RADIAL FAI_4
76.00	C4	125	150-0402	CAP E 10UF 16V RADIAL FAI_4
77.00	C5	125	150-0402	CAP E 10UF 16V RADIAL FAI_4
78.00	C6	125	150-0402	CAP E 10UF 16V RADIAL FAI_4
79.00	C7	125	150-0402	CAP E 10UF 16V RADIAL FAI_4
80.00	C8	125	150-0402	CAP E 10UF 16V RADIAL FAI_4
81.00	C9	125	150-0402	CAP E 10UF 16V RADIAL FAI_4
82.00	C10	125	150-0402	CAP E 10UF 16V RADIAL FAI_4
83.00	C11	125	150-0402	CAP E 10UF 16V RADIAL FAI_4
84.00	C12	125	150-0402	CAP E 10UF 16V RADIAL FAI_4
85.00	C13	125	150-0402	CAP E 10UF 16V RADIAL FAI_4
86.00	C14	125	150-0402	CAP E 10UF 16V RADIAL FAI_4
87.00	C15	126	151-0265	CAP CER CP 0.1UF 25V ZF 2125
88.00	C16	126	151-0265	CAP CER CP 0.1UF 25V ZF 2125
89.00	C17	126	151-0265	CAP CER CP 0.1UF 25V ZF 2125
90.00	C18	126	151-0265	CAP CER CP 0.1UF 25V ZF 2125
91.00	C19	126	151-0265	CAP CER CP 0.1UF 25V ZF 2125
92.00	C20	126	151-0265	CAP CER CP 0.1UF 25V ZF 2125
93.00	C21	126	151-0265	CAP CER CP 0.1UF 25V ZF 2125
94.00	C22	126	151-0265	CAP CER CP 0.1UF 25V ZF 2125
95.00	C23	126	151-0265	CAP CER CP 0.1UF 25V ZF 2125
96.00	C24	127	151-0347	CAP CER CP 680PF 50V K B 2125
97.00	C25	127	151-0347	CAP CER CP 680PF 50V K B 2125
98.00	C26	128	151-0346	CAP CER CP 8200PF 50V K B 2125
99.00	C27	128	151-0346	CAP CER CP 8200PF 50V K B 2125
100.00	C28	128	151-0346	CAP CER CP 8200PF 50V K B 2125
101.00	C29	128	151-0346	CAP CER CP 8200PF 50V K B 2125
102.00	C30	128	151-0346	CAP CER CP 8200PF 50V K B 2125
103.00	C31	128	151-0346	CAP CER CP 8200PF 50V K B 2125
104.00	C32	129	151-0345	CAP CER CP 1200PF 50V KB2125
105.00	C33	129	151-0345	CAP CER CP 1200PF 50V KB2125
106.00	C34	130	151-0263	CAP CER CP 2200PF 50V K B 2125
107.00	C35	130	151-0263	CAP CER CP 2200PF 50V K B 2125
108.00	C36	910	NOT USED	NOT USED
109.00	C37	910	NOT USED	NOT USED
110.00	C38	910	NOT USED	NOT USED
111.00	C39	910	NOT USED	NOT USED
112.00	C40	131	150-0404	CAP E 100UF 6.3V U-TYPE 105°C
113.00	C41	132	150-0401	CAP E 100UF 6.3V RADIAL
114.00	C42	131	150-0404	CAP E 100UF 6.3V U-TYPE 105°C
115.00	C43	133	150-0059	CAP E 100UF 16V U-TYPE 20%
116.00	SL HS	134	090-0012	SCREW LOCK
117.00	GRS IC6	135	601-0076	TML JNT CMPD 200G/TUBE(AMICON)
118.00	MS HS	201	000-0308	M SCR PH PHILL ISO M3*8

PART NO. : 839-0534
DESCRIPTION : ASSY MEGA-CD CONNECT BD EXPORT

LINE	DNO OR Q/U	SB	PART NO.	DESCRIPTION
1.00	1	1.000	171-6328A	PC BD MEGA-CD CONN. BD EXPORT
2.00	101	2.000	212-5310	EDGE CONNECTOR 60P (MITSUMI)
3.00	102 1	1.000	270-5030	EMI CORE (ESD-FPD-50)
4.00	102 2	1.000	270-5030-01	EMI CORE 28 OHM KCL80HA
5.00	103	2.000	477-0005	R-PACK 8*4.7KOHM 1/8W W/COMMON
6.00	104	4.000	477-0133	R-PACK CHIP 4*220 OHM 1/16W 5%
7.00	105	5.000	477-0141	R-PACK CHIP 4* 33 OHM 1/16W 5%
8.00	106	18.000	151-0360	CAP CER CHIP 150PF 50V CH2125
9.00	201	4.000	048-0005	EYLET 3.5*7 (ALUMINIUM)
10.00	910	2.000	NOT USED	NOT USED

MEGA-CD

EUROPE

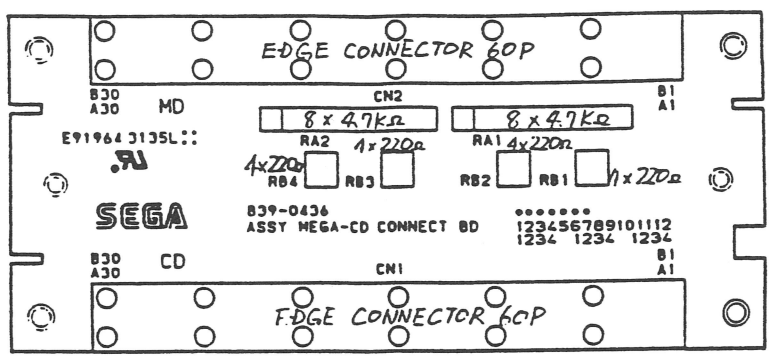
S C H E M A T I C D I A G R A M

MEGA-CD

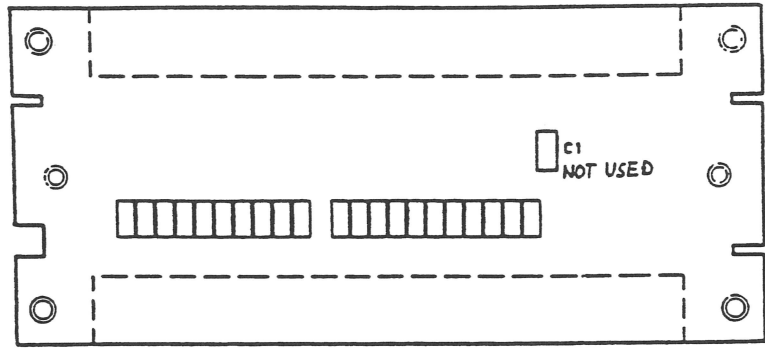
EUROPE

MOUNT DIAGRAM

A		B		C		D		E	
MACHINE 機械名		SUB-ASS'Y 組図番							
		610-5269-01							
ALTERATIONS 改訂									



Comp Side



Sold Side



SEGA ENTERPRISES, LTD.

THIS DRAWING WILL IN NO WAY BE COPIED. TO BE RETURNED ON DEMAND.

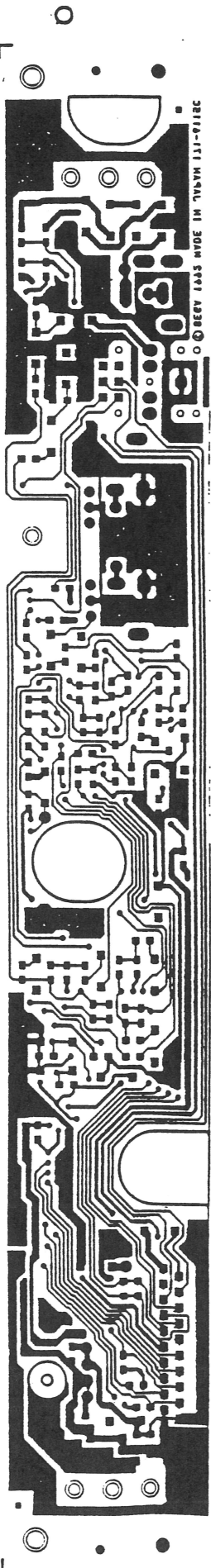
許可なく複写複製等厳禁

LIMITS UNLESS OTHERWISE SPECIFIED 一般公差		3RD QUAT. PROJ. DRAWING 第三角法		設計・製図	検図	検認	承認
		SCALE 尺度	mm	橋本			大嶋
		DIM. IN 単位					
				5/27-'92			Ysf-'92
MATERIAL 材料	HEAT TREAT. 熱処理	FINISH 表面処理		REMARK 特殊指示		REV.	
ASSY MEGA-CD CONNECT BD				839-0436 (D-2/2)			
DESCRIPTION 名称				PART NO. 図番・部品番号			

MEGA-CD

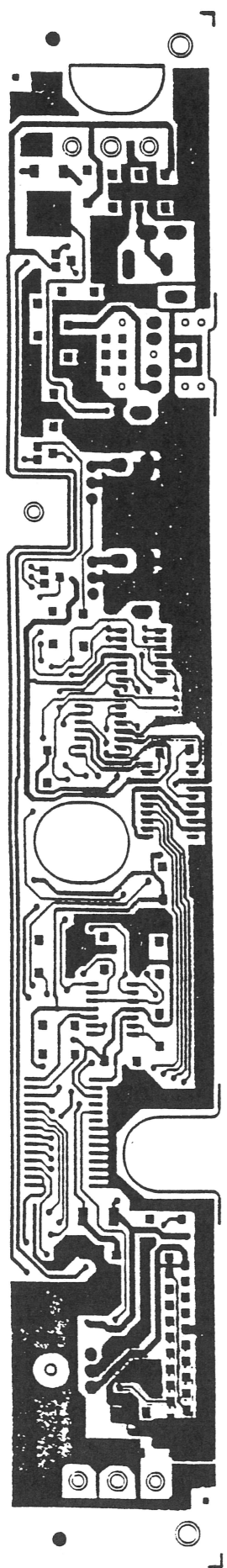
EXPORT

PCB DESING SPEC.



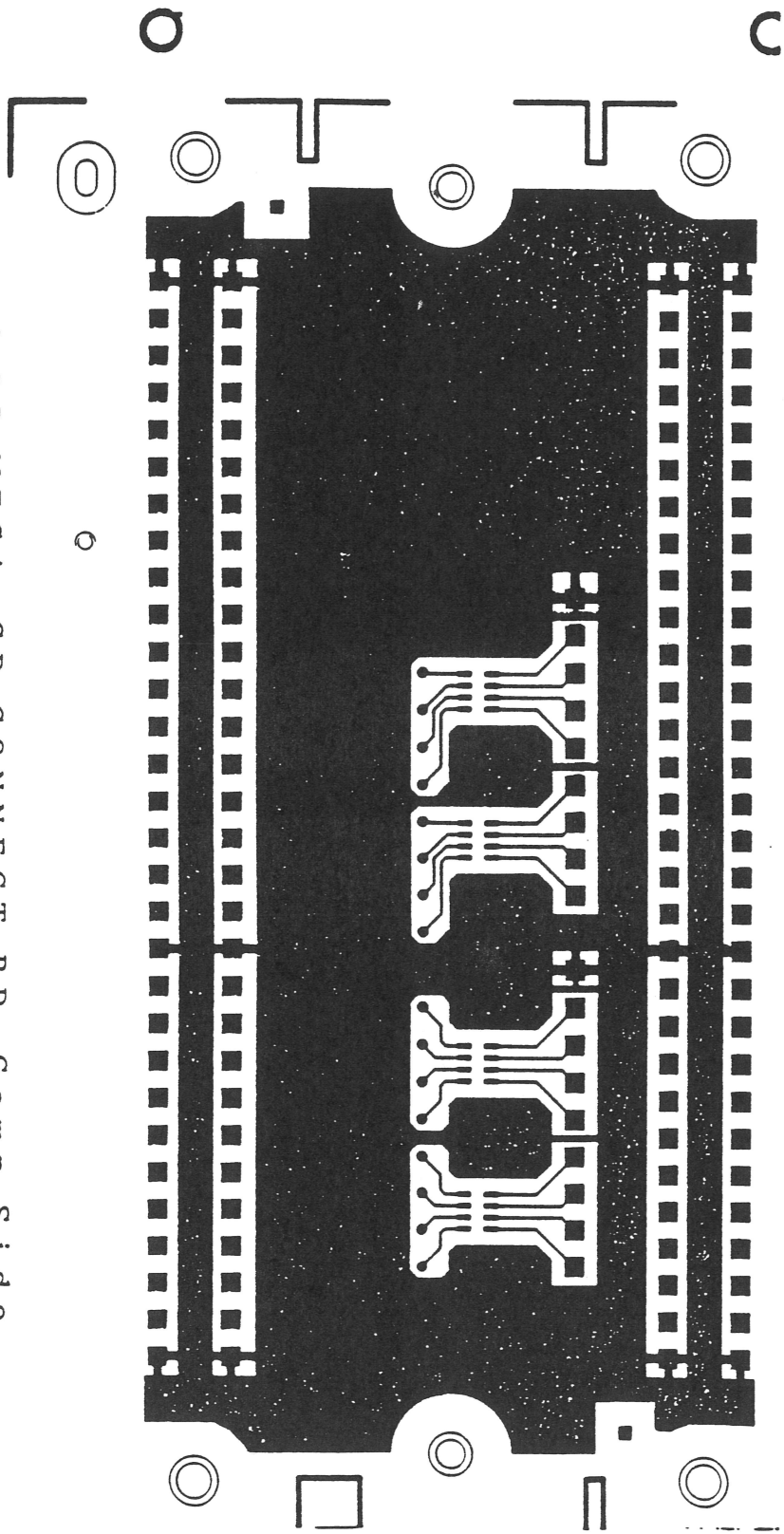
02116-171 MAFAL MI DEAN SVVI A2381

PCBD MEGA-CD SUB BD Solid Side



PCBD MEGA-CD SUB BD Comp Side

P C B D M E G A - C D C O N N E C T B D C o m p S i d e



PC BD MEGA-CD CONNECT BD Solid Side

